

PATENTTI- JA REKISTERIHALLITUS
NATIONAL BOARD OF PATENTS AND REGISTRATION

Helsinki 11.10.2000



ETUOIKEUSTODISTUS
PRIORITY DOCUMENT



Hakija
Applicant

VLSI Solution Oy
Tampere

Patenttihakemus nro
Patent application no

20002155

Tekemispäivä
Filing date

29.09.2000

Etuoikeushak. no
Priority from appl.

FI 992211

Tekemispäivä
Filing date

13.10.1999

Kansainvälinen luokka
International class

H04B

Keksinnön nimitys
Title of invention

"Sovitettu suodatin ja hajaspektrivastaanotin"

Täten todistetaan, että oheiset asiakirjat ovat tarkkoja jäljennöksiä patentti- ja rekisterihallitukselle alkuaan annetuista selityksestä, patenttivaatimuksista, tiivistelmästä ja piirustuksista.

This is to certify that the annexed documents are true copies of the description, claims, abstract and drawings originally filed with the Finnish Patent Office.


Pirjo Kaila
Tutkimussihteeri

Maksu 300,- mk
Fee 300,- FIM

Osoite: Arkadiankatu 6 A Puhelin: 09 6939 500 Telefax: 09 6939 5328
P.O.Box 1160 Telephone: + 358 9 6939 500 Telefax: + 358 9 6939 5328
FIN-00101 Helsinki, FINLAND

Sovitettu suodatin ja hajaspektrivastaanotin

Keksinnön tausta

Keksintö liittyy sovitettuun suodattimeen, hajaspektrivastaanotti-
meen ja erityisesti vastaanottimen sisääntulevan signaalin ja referenssisignaali-
5 lin korrelointiin.

Hajaspektrijärjestelmä (spread spectrum system) on tietoliikenne-
järjestelmä, jossa signaalin lähettämiseen käytetään oleellisesti laajempaa
kaistanleveyttä kuin olisi tarpeen signaalin välittämiseksi. Signaalin spektrin
hajottaminen suoritetaan lähettimessä alkuperäisestä datasta riippumattoman
10 valesatunnaisten hajotuskoodin avulla. Suorasekvenssihajaspektrijärjestelmis-
sä (DS-SS, Direct Sequence Spread Spectrum) spektrin hajotus käytettävissä
olevalle kaistanleveydelle suoritetaan kääntämällä kantoaallon vaihetta vale-
satunnaisten hajotuskoodin mukaisesti. Hajotuskoodin bittejä kutsutaan yleis-
esti chipeiksi erotuksena varsinaisista databiteistä.

15 Kuviossa 1 on esitetty lohkokkaavio, joka havainnollistaa erästä suorasekvenssiin perustuvaa hajaspektrijärjestelmää. Siinä datalähteen 1-2 signaalia moduloidaan ensin lähettimen 1-1 datamodulaattorissa 1-4, jonka jälkeen modulaattorista 1-4 ulostulevaa kompleksista 1-6, 1-8 signaalia moduloidaan kertomalla kyseinen datamoduloitu signaali koodigeneraattorin 1-10
20 tuottamalla kompleksisella 1-12, 1-13 hajotuskoodilla kertojassa 1-14: Hajotuskoodimodulaattori 1-16 levittää lähetettävän spektrin hajotuskoodin avulla. Tämän jälkeen kyseisellä data- ja koodimoduloitulla signaalilla moduloidaan kertojassa 1-18 suurtaajuusoskillaattorin 1-20 tuottamaa kantoaaltoa ja lähetettävästä signaalista poistetaan 1-22 sen imaginaariosa. Lähetetty signaali
25 kulkee lähettimen antennista 1-24 siirtotien 1-26 yli vastaanottimen 1-30 antenniin 1-32. Vastaanottimessa 1-30 etuasteen suodatin 1-34 erottaa informaatio-signaalin koko taajuusspektristä. Kompleksinen 1-36, 1-39 signaali sekoitetaan alemmalle taajuudelle kertomalla signaali jänniteohjatun oskillaattorin 1-40 tuottamalla kompleksisella 1-42, 1-44 signaalilla kertojassa 1-45.

30 Hajaspektrijärjestelmän vastaanottimessa sisääntulevan signaalin spektrin kaventamiseen käytetään despread-modulaattorissa (hajotuskoodi-demodulaattori) 1-48 referenssisignaalia, koodireplikaa, joka on mainitun hajotuskoodin identtinen kopio. Kuviossa 1 koodigeneraattori 1-46 tuottaa, generoi mainitun hajotuskoodireplikan, joka korreloidaan kertojassa 1-50 vastaanotetun signaalin kanssa mainitulla hajotuskoodireplikalla. Mikäli koodireplika ja vastaanotettu koodi ovat samat ja samassa vaiheessa, ne korreloivat ja lähe-

tetty datamodulaatio saadaan palautettua samaksi kuin se oli ennen hajotusta. Samalla saadaan erilaiset häiriösignaalit vastaavasti hajotettua. Despread-modulaattorin 1-48 jälkeinen kaistanpäästösuodatin 1-52 päästää datamodu-

5 loinnin läpi mutta poistaa suurimman osan häiriösignaalin tehosta, mikä pa-
rantaa vastaanotetun signaalin signaalikohinasuhdetta.

Jotta hajaspektrivastaanottimessa kyettäisiin ilmaisemaan lähetet-
tyä dataa, vastaanottimen generoima koodireplika on synkronoitava (alkusyn-
kronointi, acquisition) vastaanotettuun koodiin mahdollisimman tarkasti ja ky-
seinen synkronointi on pystyttävä säilyttämään (signaalin seuranta, tracking).

10 Vastaanottimessa generoidun hajotuskoodireplikan täytyy siis olla ja pysyä
samassa vaiheessa vastaanotettuun signaaliin sisältyvän hajotuskoodin kans-
sa. Tämän vuoksi tarvitaan tavallisten kantoaalto- ja datasynkronointien lisäksi
oma synkronointialgoritmi- tai yksikkö koodisynkronointia varten. Alkusynkro-
noinnin nopeus, eli aika jossa koodireplika saadaan osumaan oikeaan vaihee-
15 seen vastaanotetun koodin kanssa, on hajaspektrijärjestelmän eräs tärkeä
suorituskykyparametri. Alkusynkronointiin on kehitetty monia menetelmiä, min-
kä lisäksi järjestelmässä voi olla erityisiä lähetettyyn signaaliin liittyviä avus-
teita alkusynkronointiin.

Sovitetut suodattimet ovat laitteita, jotka antavat ulostulona aika-
20 käänteisen (time-reversed) replikan, kopion halutusta sisääntulosignaalistaan
kun niiden sisääntulona on impulssi. Sovitetun suodattimen siirtofunktio on sii-
hen sovitetun signaalin kompleksikonjugaatti. Sovitettu suodatin voidaan to-
teuttaa joko jatkuva-aikaisesti tai diskreettiaikaisesti toimivana. Sovitettu suo-
datin laskee korrelaatiota tunnetun referenssisignaalin ja mitattavan signaalin
25 välillä ja antaa maksimiulostulon, kun referenssisignaali vastaa sisääntulevaa
signaalia parhaiten. Tämän vuoksi sovitettu suodatin on käyttökelpoinen ha-
jaspektrijärjestelmien signaalinhakuvaiheessa, kun etsitään vastaanottimen
generoiman referenssisignaalin oikeaa vaihetta. Sovitettu suodatin voidaan
osoittaa optimaaliseksi tavaksi tunnistaa signaaleja AWGN (Additive White
30 Gaussian Noise) tyyppisestä kohinasta.

Kuviossa 2 on esitetty eräs mahdollinen sovitetun suodattimen to-
teutuksen signaalivuokaavio. Se koostuu viivelinjasta, jossa on väliulosottoja
ja passiivisesta suodattimesta, joka on sovitettu PRN (Pseudo Random Noise)
-chipin aaltomuotoon. Suodattimen ulostulo on sovitettu PRN-hajotusbittien
35 peruspulssimuotoon. Kuviossa 2 in(n) kuvaa suodattimen sisääntulevaa sig-
naalia ja in(n-1), in(n-2) ... in(n-N_{MF}+1) kuvaavat sisääntulevaa signaalia vii-

västettyä $1, 2 \dots N_{MF}+1$ kappaleella viive-elementtejä T_c . $c(0), c(1) \dots c(N_{MF}-1)$ kuvaavat kertoimia, joilla eri suuruisesti viivästetty sisääntuleva signaali kerrotaan. Kertolaskun jälkeen eri signaalit summataan summaimessa 2-10 ja summasignaali suodatetaan suodattimessa 2-20.

5 Sovitetun suodattimen käyttäminen hajaspektrijärjestelmien synkronoinnissa on tunnettua esimerkiksi kirjasta "*Spread Spectrum Communications Handbook*", Marvin K. Simon et al, McGraw-Hill, 1994, sivut 815-832. Tunnetussa sovitetussa suodattimessa suodatin on sovitettu yhteen vastaanotettuun signaaliin kerrallaan. Tämä vaatii joko useamman sovitetun suodattimen käyt-
10 töä tai yhden signaalin etsimistä kerrallaan, mikäli halutaan hakea useampaa kuin yhtä signaalia.

Haettaessa sovitetulla suodattimella kaistanpäästötyypistä signaalia kohinaisesta vastaanotetusta signaalista, tunnetussa ratkaisussa sovitetulle suodattimelle tuleva signaali esikäsitellään kertomalla se kantoaallon estimaatilla, millä poistetaan vastaanottimen taajuusoffset. Jos taajuusoffset ei ole
15 tunnettu, täytyy signaalia hakea eri taajuusoffseteilla koko taajuusepäätarkkuusalueen yli. Lisäksi sovitettu suodatin etsii vastaanottimen generoiman referenssisignaalin oikeaa vaihetta: Sovitettu suodatin laskee korrelaatiota tunnetun signaalin ja mitattavan signaalin välillä eli tuottaa mitan näiden kahden
20 signaalin identtisyydelle. Tyypillisesti suodattimen tuottamat ulostulot ovat epäkoherentisti ilmaistuja amplitudiarvoja.

Tämän jälkeen kyseistä mittaa verrataan asetettuun kynnysarvoon, jotta voidaan päättää ovatko kyseiset kaksi signaalia synkronissa. Yksinkertaisimmassa tapauksessa kynnysarvon ylittäminen merkitsee, että referenssisignaalia vastaava signaali on tunnistettu ja että tunnistetun signaalin hajotuskoodi on samassa vaiheessa referenssisignaalin kanssa. Tämän tiedon avulla
25 voidaan käynnistää varsinainen signaalin seuranta ja vastaanotto. Mikäli tunnistusta ei tapahdu (kynnysarvo ei ylity), alkusynkronointijärjestelmä muuttaa paikallisesti generoidun referenssikoodin vaihetta tai vaihtaa uuden referenssisignaalin, jonka jälkeen korrelointi toistetaan. Näin jatketaan kunnes tunnistus ja synkronointi saavutetaan eli referenssisignaali vastaa sisääntulevaa signaalia parhaiten. Tällöin sovitettu suodatin antaa maksimiulostulon. Tämän
30 jälkeen käynnistetään vastaanotetun signaalin seuranta-algoritmi.

Koska hakujärjestelmässä etsitään kaistanpäästötyypistä signaalia, sovitettu suodatin täytyy toteuttaa joko kaistanpäästö- tai ekvivalenttisenä alipäästösuodatinversiona. Sovitettua suodatinta käyttävä alipäästötyyppinen
35

alkusynkronointijärjestelmä on esitetty kuviossa 3. Siinä identtisiin, sovitettuihin suodattimiin 3-10, 3-12 sisääntuleva signaali 3-1 jaetaan kahteen osaan, I- ja Q-haaraan (I eli In-phase, Q eli Quadrature) ja paikallisoskillaattorin 3-2 tuottamalla signaalilla, jonka taajuus voi olla esimerkiksi olennaisesti yhtä suuri

5 kuin vastaanottimen välitaajuuden ja vastaanotetun signaalin Doppler-taajuuden summa, kerrotaan 3-I haaran signaali kertojassa 3-6. Ennen 3-Q haaran signaalin kertomista kertojassa 3-8 paikallisoskillaattorin tuottaman signaalin vaihetta käännetään 90 astetta vaiheenkääntimessä 3-4.

Sisääntulevan signaalin kertomisen jälkeen sisääntulevia, 3-I ja 3-Q

10 haarojen signaaleja korreloidaan olennaisesti identtisissä sovitetuissa suodattimissa 3-10 ja 3-12 vastaanottimessa generoidun koodireplikan kanssa. Tämän jälkeen sovitetuista suodattimista ulostulevat signaalit ilmaistaan eli molempien haarojen signaalit neliöidään elementeissä 3-14 ja 3-16 ja neliöidyt signaalit summataan summaimessa 3-18 kompleksisen sisäänmenosignaalin

15 absoluuttiarvon neliön aikaansaamiseksi. Tämän jälkeen kynnysarvon ilmaisun 3-20 vertaa ilmaistun signaalin arvoa ennalta asetettuun kynnysarvoon, vertailuarvoon. Yksinkertaisimmassa tapauksessa kynnysarvon ylittäminen merkitsee sitä, että kyseistä referenssisignaalia vastaava signaali on tunnistettu ja sen hajotuskoodi on samassa vaiheessa talletetun referenssisignaalin kanssa.

20 Tämän tiedon avulla voidaan käynnistää varsinainen signaalin seuranta ja vastaanotto.

Yleisesti tunnettujen sovitettujen suodattimien rakenteissa referenssisignaalin ja sisääntulevan signaalin ajoitus on kiinnitetty suunnitteluvaiheessa, jolloin sitä ei voi säätää tarkasti eri ajoituksille. Tämä tuottaa ongelmia

25 matalan signaalikohinasuhteen omaavien signaalien hakemisessa, sillä niiden tarvitsema integrointiaika on pitkä. Tämä puolestaan vaatii tarkkaa ajoitusta sovitetun suodattimen näytteistykseen, sillä sovitetun suodattimen toiminta olettaa, että sen referenssisignaali on aikatasossa saman mittainen kuin vastaanotettu signaali. Järjestelmissä, joissa lähettimen ja vastaanottimen liike

30 toisiinsa nähden on nopeaa, aiheutuu kantoaaltoon ja hajotuskoodiin Dopplersiirtymä, jonka suuruus riippuu kyseisen signaalikomponentin taajuudesta. Koska hajotuskoodin taajuus riippuu Dopplersiirtymästä, se ei ole aina tarkkaan sama. Tämä pitää ottaa huomioon myös hakujärjestelmässä, mikäli vaadittu integrointiaika (T_i) on pitkä. Jos taajuuden epätarkkuus on suurempi kuin

35 $1/T_i$, muuttuu koodin ajoitus yli yhden chipin integroinnin aikana, mikä estää hakujärjestelmän toiminnan.

DS-SS-hakujärjestelmän integrointiaikaa rajoittaa myös lähetetyn datan modulointi. Integrointia ei yleisesti ottaen voida jatkaa yli lähetetyn data-symbolin ellei modulointia pystytä kompensoimaan ennen integrointia. Esimerkiksi yleisesti käytetyssä BPSK-modulaatiossa (Binary Phase Shift Keying) 5 databitin muuttuminen aiheuttaa 180° :een vaihesiirron signaalissa, mikä vastaa sen etumerkin kääntämistä. Tämän vuoksi integrointi yli databitin aiheuttaa merkittävää signaalin huononemista. Näin ollen mikäli integrointiaika on pidempi kuin datasymbolin pituus, koherenttia integrointia ei voida käyttää. Pelkän epäkoherentin integroinnin käyttö ei taas ole järkevää, koska epäkoherentti ilmaisu heikentää signaalikohinasuhdetta, mikäli sisääntuleva signaali- 10 kohinasuhde on alun perin negatiivinen.

Kaistanpäästö- tai alipäästötyyppinen sovitettu suodatin voidaan toteuttaa joko analogisesti tai digitaalisesti. Yleisin tunnettu tapa toteuttaa sovitettuja suodattimia on perustunut analogiatekniikkaan, missä viivelinja on 15 toteutettu SAW (Surface Acoustic Wave) tai CCD (Charge Coupled Device) -tekniikoilla. Kyseiset järjestelmät on valmistusvaiheessa kuitenkin rakennettu vain tiettyä referenssisignaalia varten. Analogisen diskreettiaikaisen sovitetun suodattimen viivelinja voidaan toteuttaa esimerkiksi SC-tekniikkaan (Switched Capacitor) perustuen. Tämän tekniikan ongelmana on kuitenkin esimerkiksi 20 laskostumisilmiö eli aliasing.

Digitaalitekniikan kehittyminen on tuonut mukanaan myös digitaalisesti toteutetut sovitetut suodattimet. Digitaalisessa suodattimessa on hankalaa toteuttaa vaadittu nopea monen arvon summaaminen yhteen. Sovitetussa suodattimessa täytyy laskea suodattimen pituuden verran referenssisignaaleilla kerrottuja, tallennettuja signaalinäytteitä yhden ulostulonäytteen muodostamiseksi. Perinteisesti tämä on tehty laskemalla pieni määrä lukuja kerrallaan yhteen ja toistamalla prosessi useamman kellojakson ajan. Näin välte- 25 tään monisisääntuloisen summaimen toteuttaminen.

Keksinnön lyhyt selostus

30 Keksinnön tavoitteena on uudentyyppinen sovitettu suodatin.

Tämä tavoite saavutetaan sovitetulla suodattimella sisääntulevan signaalin ja referenssisignaalin korreloinnin toteuttamiseksi, joka suodatin käsittää:

35 N kappaletta rinnakkaisia M näytteen pituisia siirtorekistereitä yhtä monen sisääntulosignaalin vastaanottamiseksi sisääntulosignaalin näytetaajuudella, missä $N \geq 2$;

ensimmäiset välineet, joissa säilytetään K kappaletta M näytteen pituisia referenssisignaaleja, missä $K \geq 1$;

multipleksointivälineet yhden sisääntulosignaalin ja yhden referenssisignaalin syöttämiseksi kerrallaan mainituista siirtorekistereistä ja mainituista säilytysvälineistä korrelaation laskentavälineille siten, että laskentavälineille syötetään vuorotellen kaikki sisääntulosignaalien ja referenssisignaalien kombinaatiot;

laskentavälineet korrelaation laskemiseksi aikajakoisesti kullekin sisääntulosignaalin ja referenssisignaalin kombinaatiolle siten, että laskentavälineiden ulostulossa esiintyy sekvenssinä eri signaaleista laskettuja korrelaatiotuloksia.

Keksinnön toinen piirre on sovitettu suodatin sisääntulevan signaalin ja referenssisignaalin korreloinnin toteuttamiseksi, joka suodatin käsittää:

M näytteen pituisen siirtorekisterin sisääntulosignaalin vastaanottamiseksi sisääntulosignaalin näytetaajuudella;

ensimmäiset välineet, joissa säilytetään K kappaletta M näytteen pituisia referenssisignaaleja, missä $K \geq 2$;

multipleksointivälineet sisääntulosignaalin ja yhden referenssisignaalin syöttämiseksi kerrallaan mainituista siirtorekistereistä ja mainituista säilytysvälineistä korrelaation laskentavälineille siten, että laskentavälineille syötetään vuorotellen kaikki sisääntulosignaalin ja referenssisignaalien kombinaatiot;

laskentavälineet korrelaation laskemiseksi aikajakoisesti kullekin sisääntulosignaalin ja referenssisignaalin kombinaatiolle siten, että laskentavälineiden ulostulossa esiintyy sekvenssinä eri kombinaatioista laskettuja korrelaatiotuloksia.

Keksinnön vielä eräs piirre on hajaspektrivastaanotin, joka käsittää laitteen vastaanottimen vastaanottaman demoduloidun ja digitaalisiksi näytteiksi muunnetun signaalin ilmaisemiseksi, joka laite käsittää sovitetun suodattimen, joka laskee korrelaation sisääntulosignaalin ja ainakin yhden referenssisignaalin välillä, ja kontrollerin, joka vertaa sovitetun suodattimen tuottamia korrelaatiotuloksia ennalta määrättyyn kynnysarvoon määrittääkseen onko signaali löytynyt, mainitun sovitetun suodattimen käsittäessä:

N kappaletta rinnakkaisia M näytteen pituisia siirtorekistereitä yhtä monen sisääntulosignaalin vastaanottamiseksi sisääntulosignaalin näytetaajuudella, missä $N \geq 2$;

ensimmäiset välineet, joissa säilytetään K kappaletta M näytteen pituisia referenssisignaaleja, missä $K \geq 1$;

multipleksointivälineet yhden sisääntulosignaalin ja yhden referenssisignaalin syöttämiseksi kerrallaan mainituista siirtorekistereistä ja mainituista säilytysvälineistä korrelaation laskentavälineille siten, että laskentavälineille
5 syötetään vuorotellen kaikki sisääntulosignaalien ja referenssisignaalien kombinaatiot;

laskentavälineet korrelaation laskemiseksi aikajakoisesti kullekin sisääntulosignaalin ja referenssisignaalin kombinaatiolle siten, että laskentavälineiden ulostulossa esiintyy sekvenssinä eri signaaleista laskettuja korrelaatiotuloksia.
10

Keksinnön vielä eräs piirre on hajaspektrivastaanotin, joka käsittää laitteen vastaanottimen vastaanottaman demoduloidun ja digitaalisiksi näytteiksi muunnetun signaalin ilmaisemiseksi, joka laite käsittää sovitetun suodattimen, joka laskee korrelaation sisääntulosignaalin ja ainakin yhden referenssisignaalin välillä, ja kontrollerin, joka vertaa sovitetun suodattimen tuottamia korrelaatiotuloksia ennalta määrättyyn kynnysarvoon määrittääkseen onko signaali löytynyt, mainitun sovitetun suodattimen käsittäessä:
15

M näytteen pituisen siirtorekisterin sisääntulosignaalin vastaanottamiseksi sisääntulosignaalin näytetaajuudella;
20

ensimmäiset välineet, joissa säilytetään K kappaletta M näytteen pituisia referenssisignaaleja, missä $K \geq 2$;

multipleksointivälineet sisääntulosignaalin ja yhden referenssisignaalin syöttämiseksi kerrallaan mainituista siirtorekistereistä ja mainituista säilytysvälineistä korrelaation laskentavälineille siten, että laskentavälineille syötetään vuorotellen kaikki sisääntulosignaalin ja referenssisignaalien kombinaatiot;
25

laskentavälineet korrelaation laskemiseksi aikajakoisesti kullekin sisääntulosignaalin ja referenssisignaalin kombinaatiolle siten, että laskentavälineiden ulostulossa esiintyy sekvenssinä eri kombinaatioista laskettuja korrelaatiotuloksia.
30

Keksintö perustuu siihen, että sovitetussa suodattimessa aikamultipleksoidaan ainakin kaksi sisääntulevaa signaalia korreloimaan ainakin yhden hajotuskoodin kanssa tai vaihtoehtoisesti aikamultipleksoidaan ainakin kaksi hajotuskoodia korreloimaan ainakin yhden sisääntulevan signaalin kanssa, jolloin voidaan käyttää samaa laskentakapasiteettia usealle signaalille. Pe-
35

rinteiset sovitetut suodattimet on sovitettu yhteen signaaliin kerrallaan, jolloin haluttaessa hakea useampaa kuin yhtä vastaanotettavaa signaalia kerrallaan, on täytynyt käyttää useampaa kuin yhtä suodatinta.

Keksinnön ensisijaisessa suoritusmuodossa aritmetiikkayksikkö käsittää M kappaletta kertojia, jotka kertovat siirtorekisterin kutakin näytettä vastaan referenssisignaalin näytteeseen ja antaa M tulosta, sekä summainväli-
neen, joka laskee edellämainitut M tuloa yhteen tuottaen korrelaatiotuloksen suodattimen ulostuloon, missä M on suodattimen pituus. Tällainen aritmetiikkayksikön pitää kyetä käsittelemään hyvin nopeasti suuri määrä lukuja, ja on
tämän takia hankala toteuttaa. Jos useampi sovitettu suodatin pystyy jaka-
maan tämän aritmetiikkayksikön, on se toteutuksen kannalta edullista.

Keksintö soveltuu edullisesti digitaalisiin toteutuksiin. Erityisen edullisesti keksintö soveltuu käytettäväksi hajaspektrijärjestelmissä, missä on useampia hajotuskoodeja yhtä aikaa käytössä.

15 Kuvioiden lyhyt selostus

Keksintöä selostetaan nyt lähemmin edullisten suoritusmuotojen yhteydessä, viitaten oheisiin piirroksiin, joista:

Kuvio 1 havainnollistaa suorasekvenssiin perustuvaa hajaspektrijärjestelmää;

Kuvio 2 esittää tekniikan tason mukaista sovitetun suodattimen toteutusta;

Kuvio 3 esittää sovitettua suodatinta käyttävää alipäästötyyppistä alkusynkronointijärjestelmää;

Kuvio 4 havainnollistaa keksinnön ensisijaisen suoritusmuodon mukaisen hajaspektrivastaanottimen hakujärjestelmän yleisarkkitehtuuria;

Kuvio 5 esittää lohkokaaavion, joka havainnollistaa keksinnön ensisijaisen suoritusmuodon mukaisen datapolun esikäsittelylohkoja;

Kuvio 6 esittää lohkokaaavion, joka havainnollistaa keksinnön ensisijaisen suoritusmuodon mukaisen datapolun sovitettua suodatinta;

Kuvio 7 esittää kuvion 6 suodattimen erään yksityiskohtaisemman toteutuksen;

Kuvio 8 esittää lohkokaaavion, joka havainnollistaa keksinnön ensisijaisen suoritusmuodon mukaisen datapolun etsintäaritmetiikkaosaa;

Kuvio 9 esittää keksinnön ensisijaisen suoritusmuodon mukaista hakujärjestelmän toiminnallista vuokaaviota;

Kuvio 10 on tilakaavio, joka havainnollistaa keksinnön ensisijaisen suoritusmuodon mukaista tilakonetta;

Kuvio 11 on kuvion 5 esikäsittelylohkon eräs yksityiskohtaisempi toteutus;

- 5 Kuvio 12 on integrate-dump -suodattimen lohkokaavio;
 Kuvio 13 on numeerisesti ohjatun oskillaattorin lohkokaavio;
 Kuvio 14 on osoitegeneraattorin lohkokaavio; ja
 Kuvio 15 on sovitettun suodattimen ohjauslohkon lohkokaavio.

Keksinnön yksityiskohtainen selostus

- 10 Tässä dokumentissa kompleksisella signaalilla tarkoitetaan signaalia, joka koostuu kahdesta signaalikomponentista, reaali-osasta ja imaginaari-osasta. Vaihtoehtoisesti puhutaan signaalin I- ja Q-haaroista tai -komponenteista (In-phase ja Quadrature). Kompleksiselle signaalille voidaan määrittää amplitudi ja vaihe. Amplitudi saadaan käyttämällä kompleksiluvuille matemaattisesti määriteltä itseisarvo-operaattoria. Vaihe voidaan laskea matemaattisesti määriteltynä kompleksiluvun argumenttina.

- Keksinnön ensisijaisen suoritusmuodon mukainen hakujärjestelmä toteuttaa K rinnakkaista kanavaa aikajaetulla tavalla. Rajoitus kanavien lukumäärässä tulee pääkellotaajuuden suhteesta sovitettun suodattimen vaatimaan
 20 näytteenottotaajuuteen. Keksinnön ensisijaisessa suoritusmuodossa tämä suhde on $2 \cdot K$. Sovitettu suodatin prosessoi kunkin kanavan In-phase (I) ja Quadrature (Q) -komponentteja, mikä pienentää mahdollisten kanavien lukumäärän määrään K. Jos mahdollisten kanavien lukumäärä on pienempi kuin etsittävien hajotuskoodien kokonaislukumäärä (K_{TOT}), etsittäviä hajotuskoodeja
 25 vaihdetaan jaksollisesti keksinnön ensisijaisessa suoritusmuodossa. Tarkistettavia hajotuskoodeja vastaavat referenssisignaalit sijaitsevat lukumuistissa (ROM, Read Only Memory) ja referenssisignaalien aikamultipleksointi tehdään kasvattamalla kyseisen ROM-muistin osoitelaskuria. Laskuri laskee perusosoitteesta ylös lukuun K modulo- K_{TOT} -periaatteella, ts. osoitteen $K_{TOT}-1$ jälkeen
 30 tulee osoite 0. Käytettyjen referenssisignaalien vaihto tehdään muuttamalla tätä perusosoitetta, mikä tehdään sen jälkeen kun kaikki mahdolliset taajuudet on käyty läpi käyttäjän konfiguroimalla tavalla. Perusosoite muutetaan konfiguroitavissa olevana osoitelisäyksenä, joka voidaan jälleen laskea modulo- K_{TOT} -periaatteella. Tämä säädettävä peruslisäys mahdollistaa hakuprosessin opti-
 35 moimisen hakutilanteen mukaan.

Keksinnön ensisijaisen suoritusmuodon mukaisen hakujärjestelmän yleisarkkitehtuuri on esitetty kuviossa 4. Hakujärjestelmä koostuu neljästä peruslohkosta: datapolkulohkosta 4-1, joka sisältää varsinaisen sovitettimen toteutuksen; ohjauslohkosta 4-2, joka generoi tarpeelliset ohjaussignaalit muille lohkoille; tilakoneesta 4-3, joka kontrolloi hakualgoritmia; ja I/O-lohkosta 4-4, joka liittää sovitettimen hakujärjestelmän ulkoiseen väylään. Seuraavissa jaksoissa esitetään eräitä lohkoja yksityiskohtaisemmin.

Datapolkulohko

Datapolkulohko on hakujärjestelmän ydin. Sovitettu suodatin on alipäästötyyppinen ja datapolkuaritmetiikka on aikamultipleksoitu käsittelemään sekä I- että Q-kanavia. Sovitetun suodattimen pituus on tässä toteutuksessa $M = N_{MF}$ näytettä.

Sovitetun suodattimen datapolkulohko sisältää sovitettimen datapolun lisäksi myös lohkoja, joilla käsitellään sisääntulevaa signaalia. Kuviossa 5 on esitetty eräs datapolun esikäsittelyasteiden toteutus. Kuviossa 5 RF-etuasteelta saatava näytteistetty ja digitaaliseksi muutettu vastaanotettu kompleksinen signaali 5-2 ja 5-4 (I- ja Q-komponentit) suodatetaan alipäästösuodattimessa 5-6 laskostumisen estämiseksi. Tämän jälkeen signaali näytteistetään numeerisesti ohjatun kello-oskillaattorin (NCO, Numerically Controlled Oscillator) 5-8 ohjaamalla taajuudella desimointielementissä 5-10, joka tuottaa käsitellyt näytteet sovitettimen näytteenottonopeudella. Kello-oskillaattorin 5-8 avulla sovitettimen sisääntulon näytteistystaajuus pystytään säätämään siten, että sisääntulevan signaalin ajoitus vastaa referenssisignaalin näytteiden ajoitusta.

Näytteistuksen jälkeen näytteet kerrotaan toisen numeerisesti ohjatun oskillaattorin 5-14 tuottamalla kompleksisella kantoaaltotaajuusreplikalla kertojassa 5-12. Kantoaaltotaajuusreplika on muotoa:

$$e^{j2\pi\omega_c n / F_s} = \cos(2\pi\omega_c n / F_s) + j \cdot \sin(2\pi\omega_c n / F_s),$$

30

missä ω_c , n , ja F_s kuvaavat vastaavasti kantoaaltotaajuutta, näytteen numeroa ja näytetaajuutta.

Kertominen vastaa siten sisääntulevan signaalin vaiheen kiertämistä (estimoidulla) kantoaaltotaajuudella. Tämä kertolasku voidaan toteuttaa myös ennen uudelleennäytteistämistä, mikäli sisäänmenosignaalin taajuus on suurempi kuin sovitettimen näytteistystaajuus.

35

Kuviossa 6 on esitetty datapolkulohkoon ydinlohko (core), joka muodostaa varsinaisen sovitetun suodattimen 6-10. Sisääntulevasta signaalista (esimerkiksi kuvion 5 esikäsittelyasteissa) muodostetut näytteet syötetään tähän sovitettuun suodattimeen, joka laskee niiden korrelaation yhden tai useamman referenssisignaalin kanssa. Suodatin käsittää joukon rinnakkaisia siirtorekistereitä 6-22, yhden kunkin signaalin I- ja Q-komponentille. Keksinnön ensisijaisessa suoritusmuodossa, jossa on K erillistä kanavaa eli $2 \cdot K$ I- ja Q-komponenttia, tarvitaan $2 \cdot K$ siirtorekisteriä 6-22. Kukin sisääntuleva I- tai Q-datavirta 6-21 syötetään vastaavaan siirtorekisteriin 6-22, jota kelloitetaan kooditaajuudella tai sen monikerralla. Siirtorekisteriin 6-22 syötettyä datavirtaa verrataan muistiin 6-26, esimerkiksi ROM tai RAM (Random Access Memory), tallennettuihin referenssisignaaleihin. Siirtorekistereistä 6-22 ja muistista 6-26 valitaan aikajakoisesti verrattavat signaalit, jolloin samaa aritmetiikkaosaa voidaan käyttää lukumäärälle K kanavia keksinnön peruseräyksien mukaisesti.

Sisääntuleva signaali valitaan signaalimultiplekserillä 6-24 ja valintasiignaalilla 6-23, kun taas referenssisignaali valitaan muistista 6-26 valintasiignaalilla 6-25. Valintasiignaalilla 6-25 voi käytännössä olla muistiosoite. Muistin osoitteet on voitu luoda osoitemuodostusyksikössä, joka syöttää synkronoidusti lukuosoitteita lukumuistille 6-26 tavalla, jota kuvataan tilakoneen yhteydessä. Tämä ratkaisu mahdollistaa sen, että useita hajotuskoodeja haetaan rinnakkain aikamultipleksoimalla käytetyt referenssisignaali. Muistista 6-26 voidaan siis osoitteen 6-25 perusteella osoittaa haluttu referenssisignaali 6-27 sisääntulosignaalille 6-20, joka on valittu valintasiignaalilla 6-23. Vaihtoehtoisesti muisti 6-26 voidaan korvata referenssi siirtorekisterillä, johon referenssisignaali generattori syöttää referenssisignaalin. Referenssi siirtorekisteri voi olla samanlainen kuin siirtorekisteri 6-22.

Referenssi siirtorekisteristä (tai referenssimuistista) 6-26 ja datasiirtorekisteristä 6-22 kullakin hetkellä syötettyä referenssisignaalia ja I- ja Q-signaaleja kerrotaan toistensa kanssa kertolohkossa 6-31. Jos kumpikin signaali koostuu 1-bittisistä näytteistä, voi kertominen tapahtua esimerkiksi XNOR-veräjällä, jonka ulostulo on 1, jos sen kaksi sisääntuloa ovat samat. Tämän kertomisen jälkeen on olemassa N_{MF} data-arvoa 6-28.

Seuraavaksi lohko 6-29 summaa yhteen kaikki kertolaskujen tulot kullekin näytteelle sovitetun suodattimen lopullisten ulostulojen tuottamiseksi. Keksinnön ensisijaisessa suoritusmuodossa tämä on toteutettu summainloh-

kolla, joka laskee kaikkien tulojen summan yhden kellojakson aikana. Muitakin summaustapoja on mahdollista käyttää tässä yhteydessä.

Sovitetun suodattimen ulostulo 6-30 muodostuu kompleksista signaaleista, jotka vastaavat sisäänmenon korrelaatiota ajan funktiona. Jos korreloitavan signaalin toistumisjakson pituus on N_c näytettä, voidaan ulostulossa 6-30 erottaa kullekin signaalille N_c :n näytteen jaksoja, jotka vastaavat vaihe-eroltaan erilaisia ristikorrelaatioita. Jos kyseessä on monikanavainen (K kanaavaa) sovitettu suodatin, on ulostulossa 6-30 useamman kanavan (K) samaa vaihe-eroa vastaavat ulostulot peräkkäin.

Tällaisella rakenteella kyetään laskemaan K rinnakkaisen sovitetun suodattimen ulostulo peräkkäin, kun käytetty kellotaajuus on $2 \cdot K$ kertaa sisääntulodatan näytteenottotaajuus.

Sovitetussa suodattimessa pitää siis laskea sovitetun suodattimen pituuden verran referenssisignaaleilla kerrottuja, talletettuja signaalinäytteitä yhtä ulostuloa varten. Perinteisesti tämä on tehty laskemalla pieni määrä lukuja kerralla yhteen ja toistamalla prosessi useamman kellojakson ajan. Näin on välttytty sellaisten summainten toteuttamiselta, joilla olisi erittäin monia sisäänmenoja. Myös tunnetut digitaalisesti toteutetut viivelinjat ovat sisältäneet vain yhden referenssisignaalin, joten vain yksi signaali on voitu korreloida samalla laitteella samanaikaisesti. Kyseessä olevan keksinnön ja sen edullisten suoritusmuotojen mukaisesti, kuten edellä on kerrottu, voidaan nyt toteuttaa helposti, nopeasti ja tehokkaasti monen arvon summaaminen yhteen.

Kuvio 7 esittää yksityiskohtaisemman lohkokaaavion kuvion 6 sovitetun suodattimen eräästä mahdollisesta toteutuksesta. Suoritusmuoto on selkeyden vuoksi kuvattu käyttäen neljää 6 näytettä pitkää siirtorekisteriä ja neljää 6 näytteistä referenssisignaalia ja kuutta kertojaa. Suodatinta on kuitenkin helppo laajentaa mille tahansa signaalimäärälle ja rekisteripituudelle sopivaksi.

Kuviossa 7 on neljä, neljää sisääntulevaa signaalia 6-21 vastaanottavaa 6 näytteen siirtorekisteriä 6-22, joissa kussakin on asteet 6-22A ... 6-22F (eli yksi aste kutakin näytettä varten). Ylin rivi asteissa 6-22A ... 6-22F muodostaa ensimmäisen siirtorekisterin, toinen rivi toisen siirtorekisterin, jne. Valintasignaalin 6-23 mukaan valitaan mikä rivi siirtorekisteriasteista 6-22A ... 6-22F syötetään ulostulona kertolaskulohkolle 6-31 kullakin ajan hetkellä. Koodireplikoita (referenssisignaaleja) on talletettu kerroinmuistiin 6-26, joka muodostuu kuudesta neljäpaikkaisesta muistielementistä 6-26A ... 6-26F.

Muistielementtien ensimmäinen rivi tallentaa ensimmäisen koodireplikan, toinen rivi toisen koodireplikan, jne. Valintasiignaalin 6-25 mukaan valitaan mikä rivi muistielementeistä 6-26A ... 6-26F syötetään ulostulona kertolaskulohkolle 6-31 kullakin ajan hetkellä. Kertolaskuelementissä 6-31 on 6 rinnakkaista kertojaa 6-31A ... 6-31F. Kerroinelementin 6-31 ensimmäisessä kertojassa 6-31A kerrotaan kunkin sisääntulevan signaalin ensimmäinen näyte (rekisterielementin 6-22A rivi) vuorotellen kunkin koodireplikan ensimmäisen näytteen (muistielementin 6-26A rivi) kanssa. Vastaavasti kertojassa 6-31B kerrotaan rekisteriasteelta 6-22B ja muistielementiltä 6-26B saatavat näytteet jne. Tämän jälkeen kertoimissa 6-31A...6-31F kerrotut signaalit summataan summainelementissä 6-29. Mikäli kerrallaan haettavien signaalien lukumäärä eli kanavien lukumäärä on pienempi kuin etsittävien hajotussignaalien kokonaismäärä, etsittäviä koodireplikoita voidaan muuttaa periodisesti. Koodireplikat voidaan tallentaa esimerkiksi ROM-muistiin ja niiden aikamultipleksointi suoritetaan muuttamalla muistin osoitetta käyttäen esim. laskuria.

Kuviossa 8 on havainnollistettu datapolkulohkon viimeistä osaa, aritmetiikkayksikköä. Aritmetiikkayksikkö laskee sovitetulta suodattimelta tulevien kompleksisten ulostulonäytteiden itseisarvon estimaatin, joka tässä tapauksessa on itseisarvon neliö. Matemaattisesti tämä lasketaan neliöimällä kompleksiluvun reaali- ja imaginaariosat ja laskemalla ne yhteen. Sovitetulta suodattimelta (ulostulo 6-30 kuviossa 6 tai 7) saadut korrelaatiotulokset viedään rekisteriin 6-41, joka säilyttää tuloksia ennen neliöintiä lohkoissa 6-42. Neliöintilohko 6-42 ottaa yhden luvun ja laskee sen neliön. Neliöinti tehdään erikseen sekä I- että Q-komponentille. Tämän jälkeen I- ja Q-haarojen neliöt summataan yhteen summaimessa 6-43. Tämä tuottaa kompleksisen sisääntulosignaalin itseisarvon neliön. Summaus tehdään siten, että ensimmäisellä kerralla (neliöity I-haaran näyte) summataan neliöinnin tulos yhteen multiplekserin 6-44 ulostulosta saadun nollan kanssa. Tulos tallennetaan rekisteriin 6-45. Toisella kerralla (neliöity Q-haaran näyte) summataan neliöinnin tulos yhteen multiplekserin 6-44 kautta saadulle edellisen summauksen ulostulolle (neliöity I-haaran näyte). Kun sovitettu suodatin laskee peräkkäin kunkin kompleksisen näytteen komponentit (I ja Q), saadaan itseisarvojen neliöt laskettua helposti summaamalla kahden peräkkäisen neliöinnin tulokset yhteen.

Summia verrataan lopuksi vertailijassa 6-46 kynnysarvoon, jota säilytetään rekisterissä 6-47, ja vertailutulos viedään rekisterin 6-47 kautta tilakoneelle 4-3 kuviossa 4. Oikean päätöksen todennäköisyyden kasvattamiseksi

ja väärin päätösten todennäköisyyksien pienentämiseksi, mahdolliset kynnysarvotasojen ylitykset täytyy varmistaa odottamalla useampia samaa vaihe-eroa ja referenssisignaalia vastaavia vertailutuloksia. Mikäli riittävän moni vertailu ylittää kynnysarvotason, voidaan hyvällä varmuudella todeta signaalin löytyneen. Tilakone 4-3 toteuttaa varmistusalgoritmin, jonka avulla kynnysarvotaso voidaan laskea niin matalaksi, että heikotkin signaalit löydetään ilman, että signaalin löytämisestä tehtäisiin vääriä päätöksiä. Saatua signaalin vaihe-eroa käytetään vastaanottimessa alustamaan paikallinen referenssikoodigeneraattori oikean vaiheeseen.

10 Koska yleisessä tapauksessa vastaanottimen taajuusepä-tarkkuus on suurempi kuin sovitettun suodattimen kaistanleveys ($1/T_1$), pitää vastaan-otettua signaalia hakea useampaa taajuusarviota käyttäen. Tämän takia kantoaaltotaajuutta säädetään, kun koko hajotuskoodin vaihe-epätarkkuus on käyty läpi.

15 **Tilakone**

Tilakone on vastuussa sovitettun suodattimen MF korkeamman taason signaalinhaunohjauksesta. Se toteuttaa K rinnakkain toimivaa tilakonetta, joista kukin on vastuussa yhden referenssisignaalin hausta. Tilakonekanavien toiminta on toisistaan riippumatonta lukuun ottamatta kantoaaltotaajusreplikan taajuuden muuttamista, mikä tapahtuu aina ainoastaan kun kukin kanavista on prosessoinut kaikki mahdolliset koodivaiheoffsetit kerran. Tämä tarkoittaa, että jotkin kanavista voivat itse asiassa etsiä kullakin taajuudella koodivaiheoffsetit useammin kuin kerran ja että taajuuspyyhkäisyjen välinen aika riippuu hitaimmasta kanavasta, joka saa kaikki koodivaiheet tarkistettua.

25 Keksinnön ensisijaisessa suoritusmuodossa edellä kuvattua sovitettua suodatinta käyttävää hakujärjestelmää voi ohjata tilakone 4-3, joka huolehtii kynnysarvovertailujen ylittäneiden vaihe-erojen verifiointialgoritmin toteuttamisesta ja kantoaaltotaajuuksien pyyhkäisystä useamman taajuusoffsetin hakua varten. Eräs esimerkki tilakoneen ja hakujärjestelmän toiminnallisesta vuokaaviosta on esitetty kuviossa 9. Tässä suodattimen pituus on N_{MF} näytettä, ja sovitettun suodattimen alkusynkronointijärjestelmä käsittää K rinnakkaista kanavaa aikajakoisesti erotettuna.

35 Vaiheessa 9-2 datarekisteriin ladataan yksi näyte kerrallaan sisääntulevasta signaalista. Koska sovitettun suodattimen pituus on N_{MF} näytettä, siirtorekisteriin ladataan $N_{MF}-1$ näytettä. Vaiheessa 9-3 siirtorekisteriin ladataan vielä yksi uusi näyte eli sisääntulevan signaalin viimeinen näyte N_{MF} näyte.

Vaiheessa 9-4 siirtorekisterissä olevaa dataa verrataan koodireplikaan eli referenssisignaaliin, joka on PRN-tyypinen signaali. Mikäli korrelaatio ei ylitä asetettua kynnysarvoa, siirtorekisteriin ladataan seuraava näyte sisääntulevasta signaalista vaiheessa 9-3. Yksinkertaisimmassa tapauksessa kynnysarvon ylittäminen merkitsee, että kyseistä referenssisignaalia vastaava signaali on tunnistettu ja sen hajotuskoodi on samassa vaiheessa talletetun referenssisignaalin kanssa. Tämän tiedon avulla voidaan käynnistää varsinainen signaalin seuranta ja vastaanotto. Mikäli vastaanotetun signaalin voimakkuus on kuitenkin pieni kohinaan nähden, ei yksinkertainen kynnysarvon ylitys ole riittävä ta-
 5 signaalin löytymisestä. Tämän takia voidaan käyttää löydön varmistamiseen algoritmia, jossa ensimmäisen kynnysarvon ylityksen jälkeen ladataan siirtorekisteriin uusi sisääntulosignaali, joka korreloidaan referenssisignaalin kanssa sovitetulla suodattimella ensimmäistä löytöhetkeä vastaavassa vaiheessa.

Mikäli vertailuarvo siis ylittää asetetun kynnysarvon, koodisignaalin
 15 oikea vaihe on mahdollisesti löydetty, ja järjestelmä siirtyy signaalin etsintätilasta 9-40 signaalilöydön varmistamisen tilaan 9-50. Tässä järjestelmä odottaa ensin N_{MF} näytteen ajan vaiheessa 9-6, jonka jälkeen vaiheessa 9-8 vertailu toistetaan.

Mikäli kynnysarvo alittuu, rekisterin *FAIL* arvoa kasvatetaan yhdellä
 20 yksiköllä vaiheessa 9-10, jonka jälkeen siirrytään vaiheeseen 9-12. Tällöin rekisterin *FAIL* arvoa verrataan asetettuun maksimiarvoon, joka kertoo montako kertaa kynnysarvo voi alittua. Mikäli kynnysarvon alittavien vertailutulosten lukumäärä ylittää sille annetun raja-arvon, siirrytään takaisin vaiheeseen 9-3. Muussa tapauksessa siirrytään vaiheeseen 9-6.

Mikäli kynnysarvo ylittyy, rekisterin *DET* arvoa kasvatetaan yhdellä
 25 yksiköllä vaiheessa 9-14, jonka jälkeen siirrytään vaiheeseen 9-16. Tällöin rekisterin *DET* arvoa verrataan asetettuun maksimiarvoon, joka kertoo montako kertaa kynnysarvon täytyy ylittyä ennen signaalin julistamista löytyneeksi. Mikäli kynnysarvon ylittävien vertailutulosten lukumäärä ei ylitä sille annettua raja-arvoa, siirrytään takaisin vaiheeseen 9-6.
 30

Edellä olevaa toimintaa jatketaan, kunnes kynnysarvon ylittävien tai alittavien näytteiden lukumäärä ylittää ennalta asetetun, ainakin yhden lukumäärän/kynnysarvon. Tämän jälkeen signaali voidaan julistetaan löytyneeksi vaiheessa 9-20 tai vaihtoehtoisesti etsintää jatketaan seuraavasta datanäytteestä vaiheessa 9-3.
 35

Kyseinen signaalietsintärutiini suoritetaan kullekin referenssisignaali-
lille itsenäisesti. Kaikkien rinnakkaisten kanavien kaikkien datanäytteiden tar-
kastamisen jälkeen, kantoaaltoreplikaoskillaattorin taajuutta muutetaan ja ha-
kuprosessi toistetaan alkaen vaiheesta 9-2. Kun hakuprosessi on toistettu kai-
5 killa halutuilla kantoaaltoreplikaoskillaattorin taajuuksilla, sen taajuus aseteta-
taan alkuarvoonsa ja haku toistetaan.

Mikäli suorasekvenssijärjestelmän vastaanottimen kantoaaltotaajuus ja hajotuskoodi on tuotettu yhteen taajuusreferenssiin sidotuista generaattoreista, voidaan kantoaaltotaajuuden offsetista laskea myös tarvittava
10 säätöarvo sovitettuna suodattimen näytteistyskellolle. Muussa tapauksessa sovitettuna suodattimen näytteistyskellon taajuuden säätö on tehtävä muulla algoritmilla. Kuitenkin kantoaallon ja hajotuskoodin Doppler-siirtymät ovat suoraan verrannollisia niiden taajuuksien suhteessa.

Keksinnön ensisijaisen suoritusmuodon mukaisen hakuprosessia
15 kontrolloivan tilakoneen tiladiagrammi on esitetty kuviossa 10. Tilakoneella on kaksi aktiivista tilaa ja kaksi tilaa, joita käytetään odottamiseen. Aloitus-tila on fwait-tila, jossa uusi data kelloitetaan siirtorekistereihin. Jos taajuus ennen tähän tilaan siirtymistä oli viimeisin tarkistettava taajuus, niin koodireplikamuistin osoitelaskurin perusarvoa muutetaan tarpeen vaatiessa. Odotus tässä tilassa
20 kestää niin monta näytekellojaksoa kuin siirtorekisterissä on bittejä, ts. N_{MF} näytettä. Pyyhkäisyn odotuksen jälkeen siirrytään seek-tilaan. Tässä tilassa oltaessa tarkistetaan kynnysarvoilmaisimen ulostulo kullekin näytteelle ja jos kynnysarvo ylitetään, siirrytään seuraavaan tilaan, verify wait -tilaan, asetetaan *DET*-laskuri yhteen ja asetetaan *FAIL*-laskuri nolnaan. Jos kynnysarvon ylityksiä ei tapahtunut millekään koodioffsetille (N_{MF} näytettä), niin tilakone asettaa
25 *DONE*-lipun nykyiselle kanavalle. Kun kaikki tilakonekanavat on tarkistettu jokaisen mahdollisen koodivaiheoffsetin osalta, ts. kun kaikki *DONE*-liput on asetettu ja kaikki kantoaaltoreplikataajuuksien on käyty läpi, siirrytään takaisin fwait-tilaan.

30 Verify wait -tilassa tilakone odottaa, että datasiirtorekisterin sisään on kelloitettu täysin uusi data, jotta parannetaan ilmaisun tilastollista hyvyttä ja uusi vertailu tehdään samaa koodioffsetia käyttäen. Signaalin ilmaisun varmistamiseksi kynnysarvovertailut toistetaan useita kertoja samassa koodioffset-
35 -asemassa. Sen jälkeen kun on odotettu verify wait -tilassa koodin pituuden (N_{MF} näytettä) ajan, mennään verify-tilaan. Tässä tilassa tarkistetaan kynnysarvoilmaisimen arvo, ja jos ilmaisu on indikoitu, kasvatetaan *DET*-laskuria yh-

dellä. Muutoin *FAIL*-laskuria kasvatetaan yhdellä. Jos osumien (*DET*) ja epäonnistumisten (*FAIL*) lukumäärät ovat yhä niiden vastaavien maksimiarvojen alapuolella, mennään uudelleen verify wait -tilaan. Muutoin, jos osumien (*DET*) lukumäärä on maksimiarvon yläpuolella, signaali todetaan löydetyksi ja nykyinen PRN-koodi, taajuus ja koodioffset annetaan hakujärjestelmän ulostulona. Viimeisen varmistuskerran jälkeen voi tapahtua kaksi asiaa. Jos koodioffset on viimeinen, taajuutta muutetaan ja siirrytään fwait-tilaan. Muutoin mennään seek-tilaan ja hakua jatketaan normaalisti.

Tilakone pyyhkäisee paikallisoskillaattoritaajuuden (LO) ala- ja yläraja-arvojen välillä konfiguroitavissa olevin askelin. Haettu taajuusalue muodostuu kiinteästä välitaajuudesta (IF) ja Doppler-taajuudesta. Nämä raja-arvot asetetaan todellisen RF (Radio Frequency) etupään välitaajuuden (IF) ja suurimman odotetun Doppler-siirtymän mukaan. Tilakoneessa on myös menetelmä, jolla hakujärjestelmä voidaan asettaa alkutilaansa. Tilakone huolehtii myös siitä, että keksinnön mukaisen monikanavaisen sovitetun suodattimen taajuushaku tapahtuu vasta sen jälkeen, kun kaikki kanavat ovat kerran käyneet läpi kaikki vaihe-erot. Muuten eri kanavat toimivat täysin riippumatta toisistaan. Tämä mahdollistaa parhaan rinnakkaisuudesta saavutettavan hyödyn.

Esikäsittelylohko

Kuviossa 5 esitetyn signaalin esikäsittelylohkon yksityiskohtaisempi lohkokaavio on esitetty kuviossa 11. Sisääntulosignaali i_{in} ja q_{in} desimoidaan suhteella N_{DEC} kahdessa integrate-dump -tyyppisessä suodattimessa 11-1 ja 11-2. Integrate-dump (ID) -suodattimien tarkempi lohkokaavio on esitetty kuviossa 12. Suodattimen toiminta on hyvin yksinkertainen. Data i_{in} tulee sisään rekisteriin 12-1, minkä jälkeen se etumerkki laajennetaan (sign extend) lohkoissa 12-2. Tämän jälkeen data viedään summaimelle 12-3, summaimelta rekisterille 12-4, jonka ulostulot syötetään multiplekserille 12-5 sekä pitorekisterille 12-6. Summain 12-3 summaa multiplekserin 12-5 kautta N_{DEC} kappaletta sisääntulevia näytteitä akkuna toimivaan rekisteriin 12-4. Summausiteroinnin ensimmäinen näyte ladataan suoraan akkuun 12-4 lisäämällä siihen 0 (joka saadaan multiplekserin 12-5 toisesta sisääntulosta). Muilla iteratiokerroilla multiplekserin 12-5 ulostulona on akkurekisterin 12-4 ulostulo.

Viitaten jälleen kuvioon 11-1, integrate dump -suodattimien 11-1 ja 11-2 ulostulot viedään multiplekserille 11-3, joka valintasisignaalin (din_{sel}) mukaan valitsee vuorotellen toisen sisääntuloista ulostuloksi, joka viedään kertojalle 11-4. Kertojan toiseen sisääntuloon syötetään ulostulo multiplekse-

riltä 11-5, joka valintasiinaalinsa (sin_cos_sel) mukaan valitsee sini-/kosinitaulukosta 11-6 kosiniulostulon tai siniulostulon syötettäväksi kertojalle 11-4. Taulukkoa 11-6 ohjataan paikallisesti generoidulla kantoaaltoreplikan vaihesignaalin ph_in. Summaimella 11-7 voidaan valinnaisesti laskea kertojan ulostulo yhteen multiplekserin 11-8 ulostulon kanssa tai kertojan ulostulo voidaan vähentää multiplekserin ulostulosta. Summaina ohjataan signaalilla ena_sub. Summainen 11-7 ulostulo viedään akkurekisterille 11-9, jonka ulostulo edelleen viedään pitorekistereille 11-10 ja 11-11 sekä multiplekserille 11-8. Multiplekserin 11-8 toiseen sisääntuloon viedään nolla (0) ja sitä ohjataan valintasiinaalilla ena_add. Rekisterit 11-10 ja 11-11 antavat dataulostulot i_out ja vastaavasti q_out.

Kuvion 11 esittämällä rakenteella suoritetaan kompleksinen kertolasku kantoaaltoreplikan $(e^{j2\pi\omega_c n/F_s} = \cos(2\pi\omega_c n/F_s) + j \cdot \sin(2\pi\omega_c n/F_s))$ kanssa seuraavan algoritmin mukaisesti:

15

1. ACC = i_in · cos(LO)
2. ACC = ACC + q_in · sin(LO) → i_out
3. ACC = q_in · cos(LO)
4. ACC = ACC - i_in · sin(LO) → q_out,

20

Numeerisesti ohjattu oskillaattori (NCO)

Kuvio 13 havainnollistaa numeerisesti ohjattua oskillaattoria. NCO käsittää vaiheakkumulaattorin, joka akkumuloi taajuussisääntuloarvoja kullekin näytteelle. Akkumulaattori muodostuu summaimesta 13-1 ja rekisteristä 13-2. Rekisterin 13-2 ulostulo muodostaa signaalin ph_out.

25

Osoitegeneraattoriyksikkö

Kuvio 14 esittää koodireplikamuistin osoitegeneraattoriyksikön lohkokaaavion. Piiri käsittää perusrekisterin base 14-1, josta osoite aluksi ladataan multipleksereiden 14-2 ja 14-3 kautta osoitelaskuriin 14-4. Multiplekseriä 14-3 ohjataan signaalilla ena_conf. Osoitelaskurin 14-4 arvoa kasvatetaan silmukassa, joka käsittää summaimen 14-5 ja multiplekserit 14-2 ja 14-3, kunnes signaali zero_cnt, joka ohjaa multiplekseriä 14-2, pakottaa perusrekisterin 14-1 arvon lataamisen uudelleen osoitelaskuriin (count) 14-4. Toisaalta silmukka, joka käsittää summaimen 14-6 ja multiplekserin 14-7 kasvattaa jaksottaisesti perusrekisterin 14-1 arvoa, kun ohjaussignaali ena_base asetetaan ykköseksi. Tämä tapahtuu tilakoneen 4-3 toimesta, kun kaikki koodireplikat nykyisessä

35

ryhmässä on tutkittu. Signaali ena_base viedään perusrekisterille 14-1 OR-portin 14-8 kautta, jonka toinen sisääntulo on signaali ena_conf. Arvo, jolla perusrekisteriä 14-1 kasvatetaan, on asetettavissa lataamalla se rekisteriin *delta* 14-8.

5 Ohjauslohko

MF-ohjauslohkossa 4-2 generoidaan ohjaussignaali datapolkua 4-1 ja tilakonetta 4-3 varten dekoddaamalla arvot 12-2, jotka saadaan laskurista 12-1, joka laskee arvosta 0 arvoon 2·K-1, kuten kuviossa 12 on havainnollistettu. Tämä antaa näytenopeuden, joka on pääkello jaettuna luvulla 2·K. Koska datapolku 4-1 käsittelee K referenssisignaalia samanaikaisesti, sillä on ainoastaan kaksi kellojaksoa aikaa suorittaa kaikki operaatiot. Ketjutettuna datapolun kokonaisviive siirtorekisterin sisääntulosta tilakoneeseen on kahdeksan kellojaksoa. Sisääntulosignaalin käsittely sekä datapolun toiminta on lomitettu siten, että ne molemmat käsittelevät dataa rinnakkain. Datapolku
15 käyttää sisääntuloja yhden näytteen verran myöhemmin.

Datapolun vaatimat operaatiot voidaan jakaa kolmeen osaan: ensimmäisen osan aikana lasketaan I-kanavan tulos, sitten käsitellään Q-kanavan tulos toisen jakson aikana ja lisätään I-kanavan tulokseen. Lopuksi tulosta verrataan viimeisen osan aikana. Kaikki nämä operaatiot voidaan
20 mittaa datapolulla olevien ketjutus-rekisterien (pipeline registers) avulla. Ohjaussignaalit datapolkua varten tuotetaan jatkuvana virtana lukuunottamatta kahta tapausta: käynnistyksessä ja uudelleensynkronoinnissa. Näissä tapauksissa ohjaussignaalien tuottamista viivästetään ajan, joka vastaa kyseistä lohkoa edeltävien komponenttien yhteenlaskettua ketjutusviivettä.

25 Kuten edellä on kuvattu, keksinnön ja sen edullisten suoritusmuotojen mukaisessa järjestelmässä ja menetelmässä on ratkaistu monikanavaisen sovitettun suodattimen toteuttaminen tehokkaasti ja monimutkaisia komponentteja säästävällä tavalla.

Alan ammattilaiselle on ilmeistä, että tekniikan kehittyessä keksinnön perusajatus voidaan toteuttaa monin eri tavoin. Keksintö ja sen suoritusmuodot eivät siten rajoitu yllä kuvattuihin esimerkkeihin vaan ne voivat vaihdella patenttivaatimusten puitteissa.
30

Patenttivaatimukset

1. Sovitettu suodatin (6-10) sisääntulevan signaalin (6-21) ja referenssisignaalin (6-27) korreloinnin toteuttamiseksi, t u n n e t t u siitä, että sovitettu suodatin (6-10) käsittää:

5 ensimmäiset välineet (6-22), joissa säilytetään M kappaletta N:stä vastaanotetuista signaalista (6-21) otettuja näytteitä, missä $N \geq 2$, ja joihin sisääntulosignaalien (6-21) näytteet talletetaan näyte kerrallaan sisääntulosignaalin (6-21) näytetaajuudella;

10 toiset välineet (6-26), joissa säilytetään K kappaletta M näytteen pituisia referenssisignaaleja (6-27), missä $K \geq 1$;

multipleksointivälineet yhden sisääntulosignaalin (6-21) ja yhden referenssisignaalin (6-27) syöttämiseksi kerrallaan mainituista ensimmäisistä (6-22) ja toisista (6-26) säilytysvälineistä korrelaation laskentavälineille (6-50) siten, että laskentavälineille (6-50) syötetään vuorotellen ainakin yksi sisääntulosignaalin (6-21) ja referenssisignaalin (6-27) kombinaatio; ja

15 laskentavälineet (6-50) korrelaation laskemiseksi aikajakoisesti kullekin sisääntulosignaalin (6-21) ja referenssisignaalin (6-27) kombinaatiolle siten, että laskentavälineiden (6-50) ulostulossa esiintyy sekvenssinä eri signaaleista laskettuja korrelaatiotuloksia.

20 2. Patenttivaatimuksen 1 mukainen sovitettu suodatin (6-10), t u n n e t t u siitä, että mainittu laskentaväline (6-50) käsittää vertailijan, joka vertaa sisääntulosignaalin (6-21) kutakin näytettä vastaavaan referenssisignaalin (6-27) näytteeseen ja antaa M kappaletta 1-bittisiä vertailutuloksia, sekä summainvälineen, joka laskee nämä M kappaletta 1-bittisiä vertailutuloksia yhteen

25 tuottaen korrelaatiotuloksen suodattimen ulostuloon.

3. Patenttivaatimuksen 1 tai 2 mukainen sovitettu suodatin (6-10), t u n n e t t u siitä, että mainittu vertailija on yksi seuraavista: kertoja, eksklusiivinen TAI-piiri (XOR) tai eksklusiivinen EI-TAI-piiri (XNOR).

30 4. Sovitettu suodatin (6-10) sisääntulevan signaalin (6-21) ja referenssisignaalin (6-27) korreloinnin toteuttamiseksi, t u n n e t t u siitä, että sovitettu suodatin (6-10) käsittää:

ensimmäiset välineet (6-22), joissa säilytetään M kappaletta vastaanotetuista signaalista (6-21) otettuja näytteitä, joihin sisääntulosignaalien (6-21) näytteet talletetaan näyte kerrallaan sisääntulosignaalin (6-21) näytetaajuudella;

35

toiset välineet (6-26), joissa säilytetään K kappaletta M näytteen pituisia referenssisignaaleja (6-27), missä $K \geq 2$;

multipleksointivälineet sisääntulosignaalin (6-21) ja yhden referenssisignaalin (6-27) syöttämiseksi kerrallaan mainituista ensimmäisistä (6-22) ja toisista (6-26) säilytysvälineistä korrelaation laskentavälineille (6-31) siten, että
5 laskentavälineille (6-31) syötetään vuorotellen kaikki sisääntulosignaalin (6-21) ja referenssisignaalien (6-27) kombinaatiot; ja

laskentavälineet (6-50) korrelaation laskemiseksi aikajakoisesti kullekin sisääntulosignaalin (6-21) ja referenssisignaalin (6-27) kombinaatiolle siten, että laskentavälineiden (6-50) ulostulossa esiintyy sekvenssinä eri kombinaatioista laskettuja korrelaatiotuloksia.
10

5. Patenttivaatimuksen 4 mukainen sovitettu suodatin (6-10), tunnettu siitä, että mainittu laskentaväline (6-50) käsittää vertailijan, joka vertaa sisääntulosignaalin (6-21) kutakin näytettä vastaavaan referenssisignaalin (6-27) näytteeseen ja antaa M kappaletta 1-bittisiä vertailutuloksia, sekä summainvälineen, joka laskee nämä M kappaletta 1-bittisiä vertailutuloksia yhteen tuottaen korrelaatiotuloksen suodattimen ulostuloon.
15

6. Patenttivaatimuksen 4 tai 5 mukainen sovitettu suodatin (6-10), tunnettu siitä, että mainittu vertailija on yksi seuraavista: kertoja, eksklusiivinen TAI-piiri (XOR) tai eksklusiivinen EI-TAI-piiri (XNOR).
20

7. Hajaspektrivastaanotin, joka käsittää laitteen vastaanottimen vastaanottaman demoduloidun ja digitaalisiksi näytteiksi muunnetun signaalin ilmaisemiseksi, joka laite käsittää sovitetun suodattimen (6-10), joka laskee korrelaation sisääntulosignaalin (6-21) ja ainakin yhden referenssisignaalin (6-27) välillä, ja kontrollerin, joka vertaa sovitetun suodattimen (6-10) tuottamia korrelaatiotuloksia ennalta määrättyyn kynnysarvoon määrittääkseen onko signaali löytynyt, tunnettu siitä, että sovitettu suodatin (6-10) käsittää:
25

ensimmäiset välineet (6-22), joissa säilytetään M kappaletta N:stä vastaanotetuista signaaleista (6-21) otettuja näytteitä, missä $N \geq 2$, ja joihin sisääntulosignaalien (6-21) näytteet talletetaan näyte kerrallaan sisääntulosignaalin (6-21) näytetaajuudella;
30

toiset välineet (6-26), joissa säilytetään K kappaletta M näytteen pituisia referenssisignaaleja (6-27), missä $K \geq 1$;

multipleksointivälineet yhden sisääntulosignaalin (6-21) ja yhden referenssisignaalin (6-27) syöttämiseksi kerrallaan mainituista ensimmäisistä (6-22) ja toisista (6-26) säilytysvälineistä korrelaation laskentavälineille (6-50)
35

siten, että laskentavälineille (6-50) syötetään vuorotellen kaikki sisääntulosignaalien (6-21) ja referenssisignaalien (6-27) kombinaatiot; ja

laskentavälineet (6-50) korrelaation laskemiseksi aikajakoisesti kullekin sisääntulosignaalin (6-21) ja referenssisignaalin (6-27) kombinaatiolle siten, että laskentavälineiden ulostulossa esiintyy sekvenssinä eri signaaleista laskettuja korrelaatiotuloksia.

8. Patenttivaatimuksen 7 mukainen hajaspektrivastaanotin, tunnettu siitä, että mainittu laskentaväline (6-50) käsittää vertailijan, joka vertaa sisääntulosignaalin (6-21) kutakin näytettä vastaavaan referenssisignaalin (6-27) näytteeseen ja antaa M kappaletta 1-bittisiä vertailutuloksia, sekä summainvälineen, joka laskee nämä M kappaletta 1-bittisiä vertailutuloksia yhteen tuottaen korrelaatiotuloksen suodattimen (6-10) ulostuloon.

9. Patenttivaatimuksen 7 tai 8 mukainen hajaspektrivastaanotin (1-30), tunnettu siitä, että mainittu vertailija on yksi seuraavista: kertoja, eksklusiivinen TAI-piiri (XOR) tai eksklusiivinen EI-TAI-piiri (NXOR).

10. Jonkin patenttivaatimuksen 7-9 mukainen hajaspektrivastaanotin, tunnettu siitä, että sovitettun suodattimen (6-10) ulostulot ovat kompleksiset korrelaationäytteet, ja että mainittu laite käsittää laskimen, joka suorittaa kompleksisen korrelaationäytteen kummankin komponentin neliöinnin ja summaa neliöidyt komponentit yhteen.

11. Patenttivaatimuksen 10 mukainen hajaspektrivastaanotin, tunnettu siitä, että laskin summaa kahden tai useamman samaa sisääntulosignaalin (6-21) vaihe-eroa vastaavan korrelaationäytteen summaamiseksi yhteen, jolloin summa vastaa yhdellä vaihe-erolla laskettua korrelaatiotulosta, jonka integrointiaika on $M \cdot L$ näytettä, missä M on sovitettun suodattimen (6-10) pituus näytteiden lukumääränä ja L on akkumulaattorin summaamien korrelaationäytteiden lukumäärä.

12. Jonkin patenttivaatimuksen 7 - 11 mukainen hajaspektrivastaanotin, tunnettu siitä, että mainittu kontrolleri käsittelee useita samaa vaihe-eroa ja referenssisignaalia (6-27) vastaavia vertailutuloksia ja vasteena sille, että ennalta määrätty osuus kerätyistä vertailutuloksista kertoo ulostuloarvon ylittäneen mainitun kynnysarvon, päättää signaalin löytyneen.

13. Hajaspektrivastaanotin, joka käsittää laitteen vastaanottimen vastaanottaman demoduloidun ja digitaalisiksi näytteiksi muunnetun signaalin ilmaisemiseksi, joka laite käsittää sovitettun suodattimen (6-10), joka laskee korrelaation sisääntulosignaalin (6-21) ja ainakin yhden referenssisignaalin

(6-27) välillä, ja kontrollerin, joka vertaa sovitetun tuottamia korrelaatiotuloksia ennalta määrättyyn kynnysarvoon määrittääkseen onko signaali löytynyt, t u n n e t t u siitä, että sovitettu suodatin (6-10) käsittää:

- 5 ensimmäiset välineet (6-22), joissa säilytetään M kappaletta N:stä vastaanotetuista signaalista otettuja näytteitä, missä $N \geq 1$, ja joihin sisääntulosignaalien (6-21) näytteet talletetaan näyte kerrallaan sisääntulosignaalin (6-21) näytetaajuudella;

toiset välineet (6-26), joissa säilytetään K kappaletta M näytteen pituisia referenssisignaaleja (6-27), missä $K \geq 2$;

- 10 multipleksointivälineet sisääntulosignaalin (6-21) ja yhden referenssisignaalin (6-27) syöttämiseksi kerrallaan mainituista ensimmäisistä (6-22) ja toisista (6-26) säilytysvälineistä korrelaation laskentavälineille (6-31) siten, että laskentavälineille (6-50) syötetään vuorotellen kaikki sisääntulosignaalin (6-21) ja referenssisignaalien (6-27) kombinaatiot; ja

- 15 laskentavälineet (6-50) korrelaation laskemiseksi aikajakoisesti kullekin sisääntulosignaalin (6-21) ja referenssisignaalin (6-27) kombinaatiolle siten, että laskentavälineiden (6-50) ulostulossa esiintyy sekvenssinä eri kombinaatioista laskettuja korrelaatiotuloksia.

(57) Tiivistelmä

Keksinnön kohteena on sovitettu suodatin (6-10) sisään-tulevan signaalin (6-21) ja referenssisignaalin (6-27) korreloinnin toteuttamiseksi. Keksinnön mukainen sovitettu suodatin (6-10) käsittää N kappaletta rinnakkaisia M näytettä pitkiä siirtorekistereitä yhtä monen sisääntulosignaalin (6-21) vastaanottamiseksi sisääntulosignaalin (6-21) näytetaajuudella, missä $N \geq 2$; ensimmäiset välineet (6-22), joissa säilytetään K kappaletta M näytteen pituisia referenssisignaaleja (6-27), missä $K \geq 1$; multipleksointivälineet yhden sisääntulosignaalin (6-21) ja yhden referenssisignaalin (6-27) syöttämiseksi kerrallaan mainituista siirtorekistereistä ja mainituista säilytysvälineistä korrelaation laskentavälineille (6-50) siten, että laskentavälineille (6-50) syötetään vuorotellen kaikki sisääntulosignaalien (6-21) ja referenssisignaalien (6-27) kombinaatiot; laskentavälineet (6-50) korrelaation laskemiseksi aikajakoisesti kullekin sisääntulosignaalin (6-21) ja referenssisignaalin (6-27) kombinaatiolle siten, että laskentavälineiden (6-50) ulostulossa esiintyy sekvenssinä eri signaaleista laskettuja korrelaatiotuloksia.

(Kuvio 6)

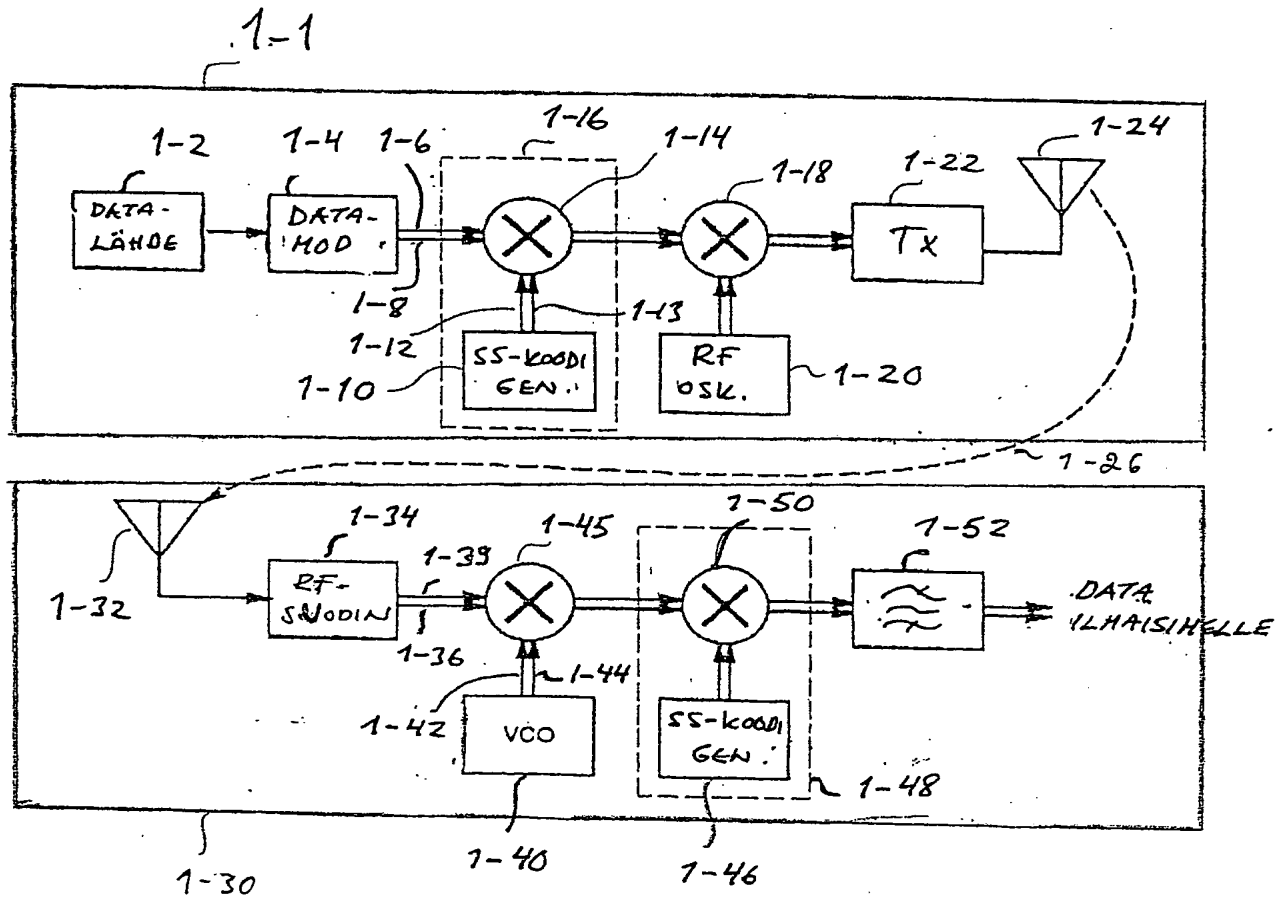


Fig. 1

FIG. 2

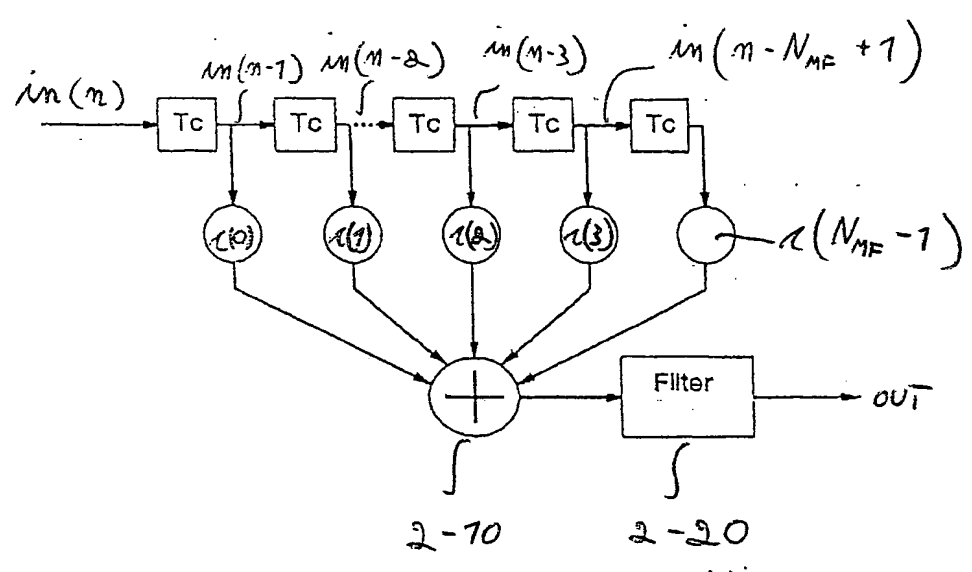
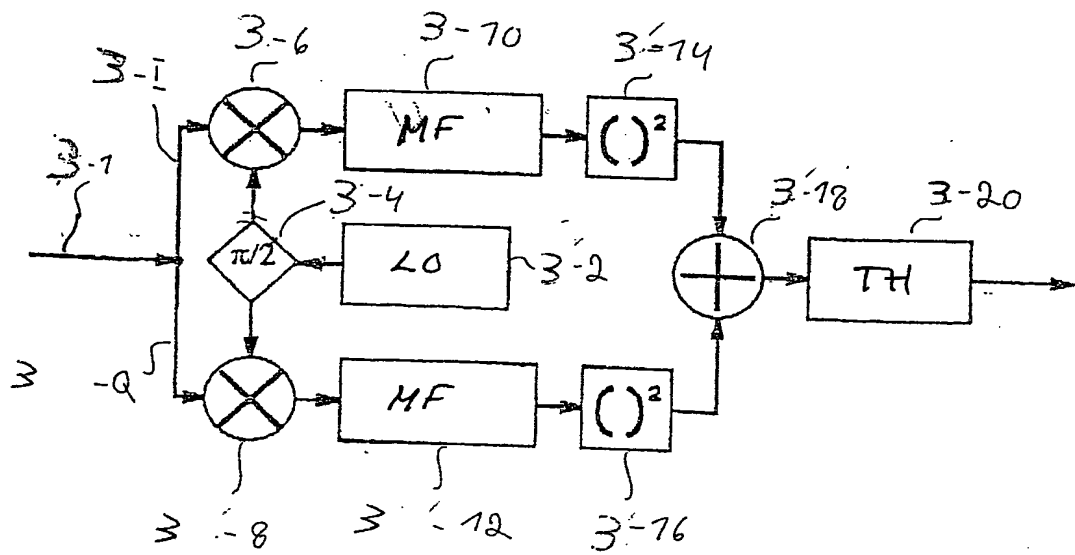


Fig. 3



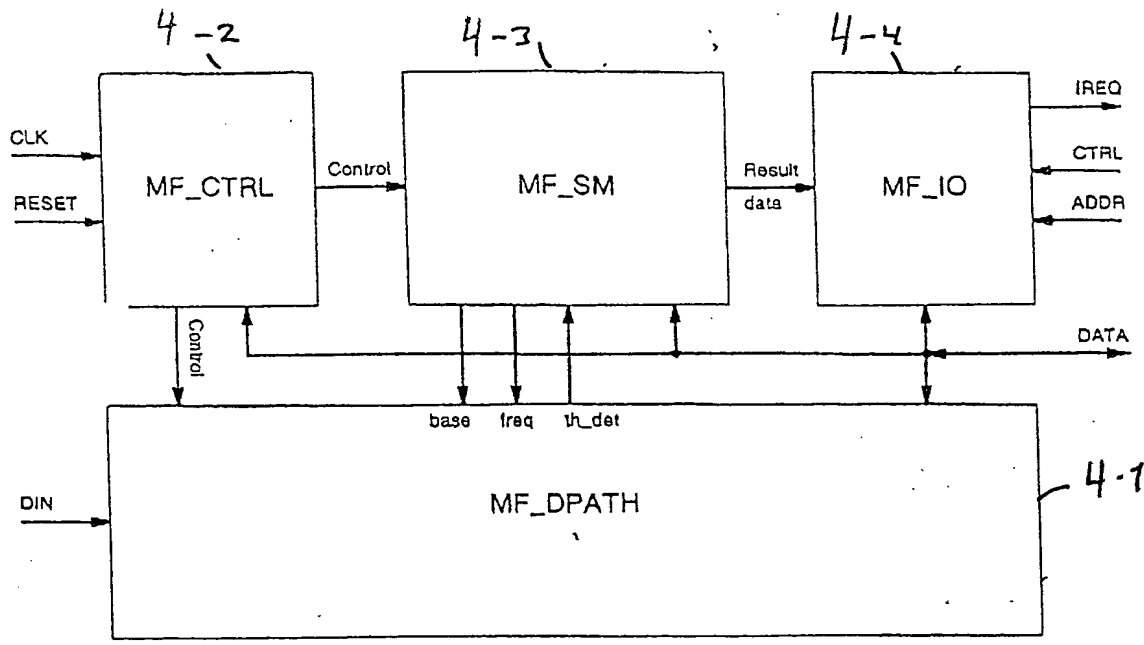


Fig. 4

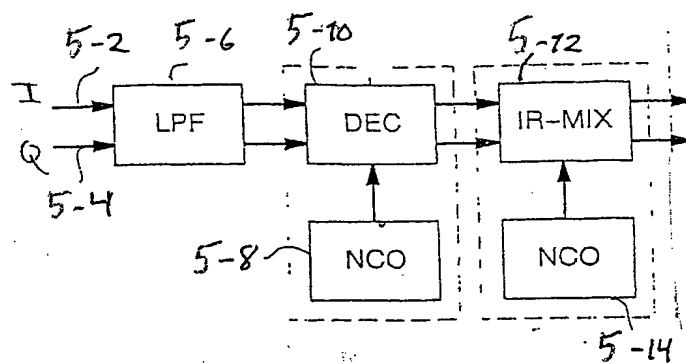


Fig. 5

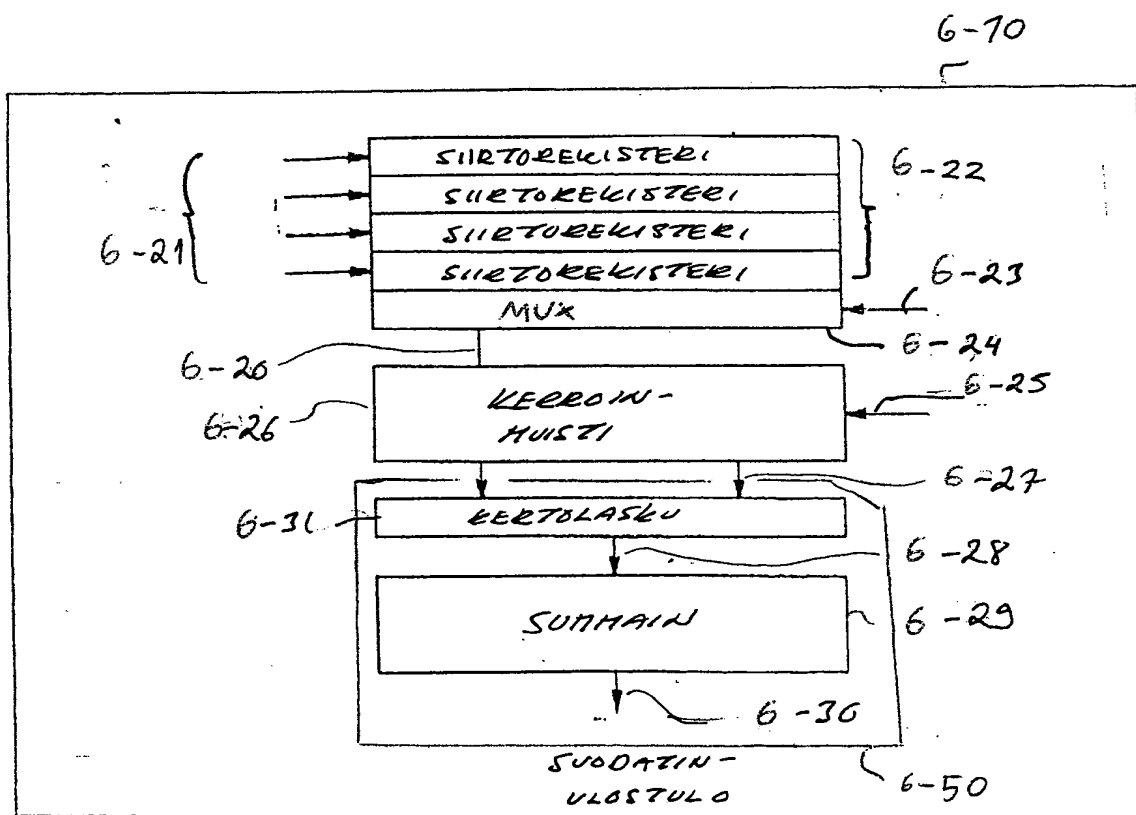


Fig. 6

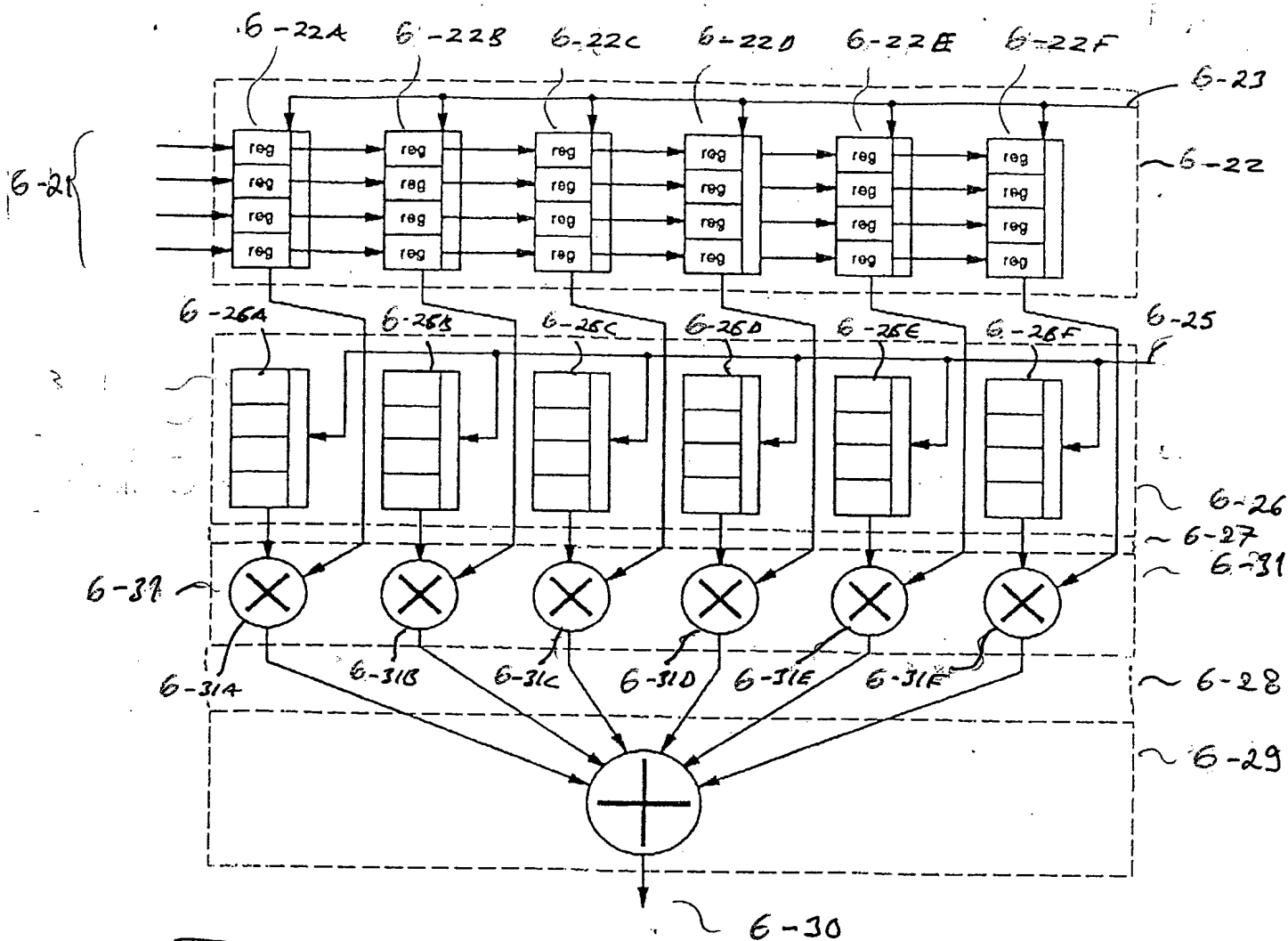


Fig. 7

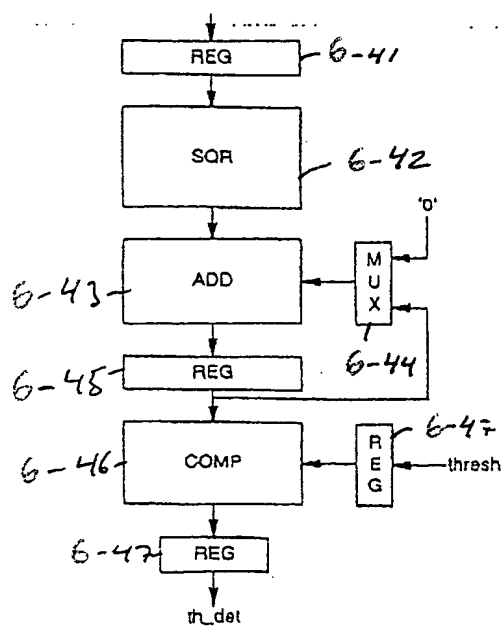
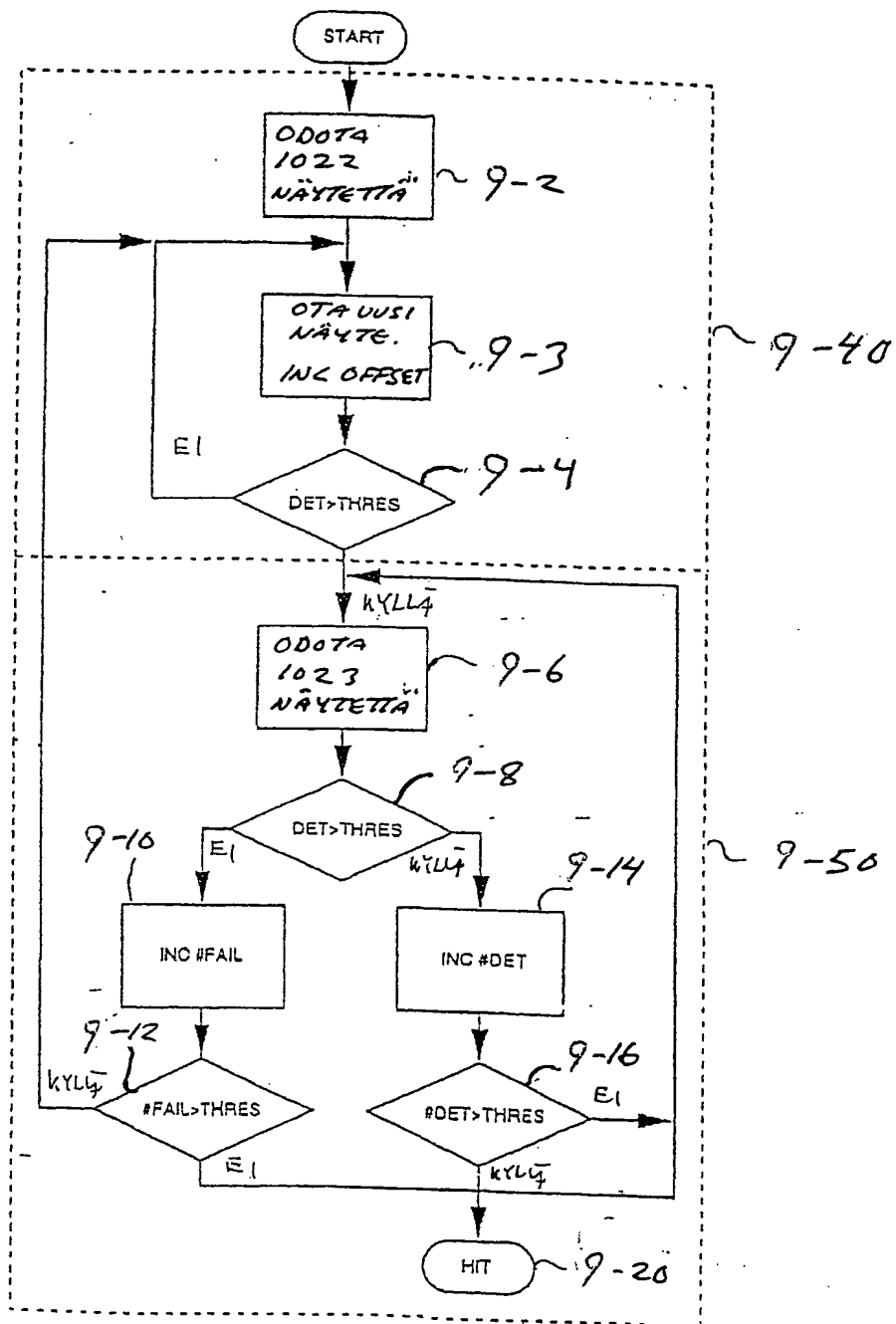


Fig. 8

Fig. 9



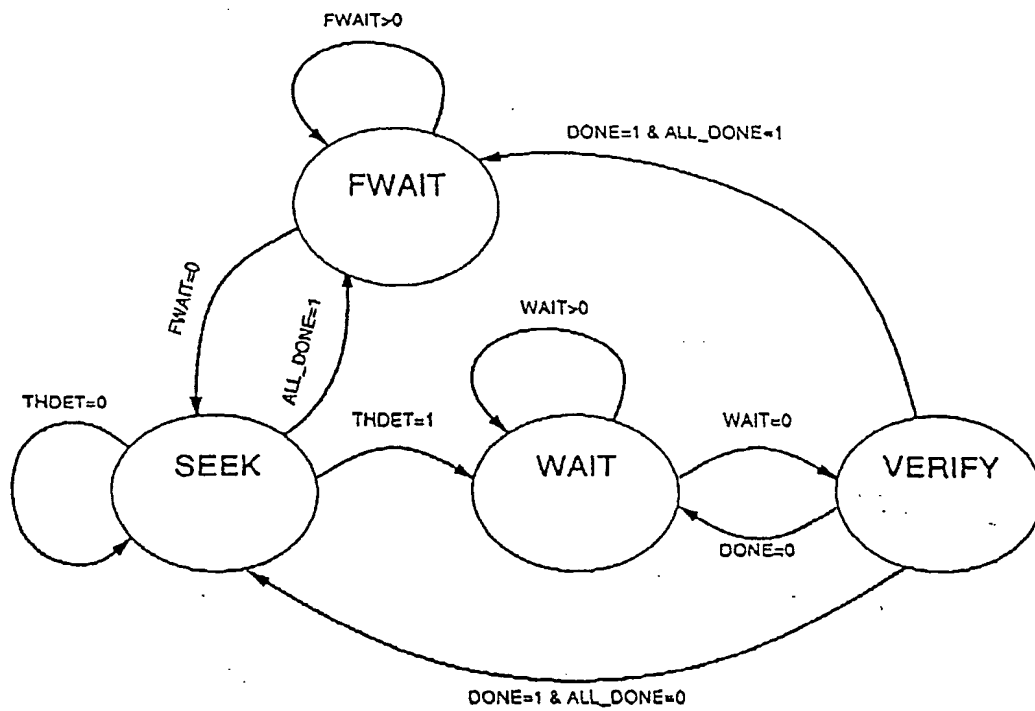


Fig. 10

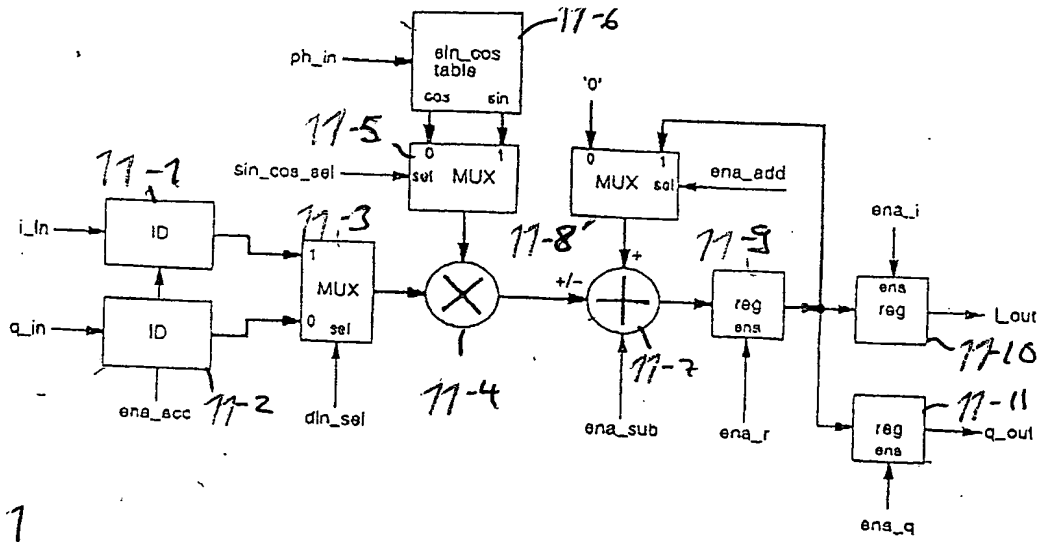


Fig. 11

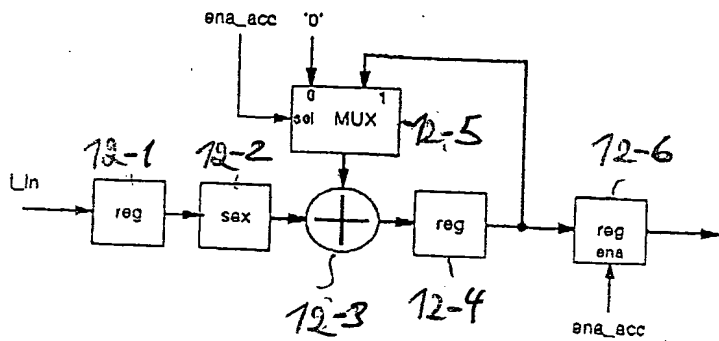
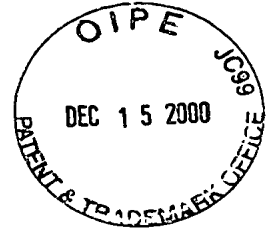


Fig. 12



MATCHED FILTER AND SPREAD SPECTRUM RECEIVER

BACKGROUND OF THE INVENTION

The invention relates to a matched filter, a spread spectrum receiver and particularly to the correlation of a reference signal and a signal incoming to the receiver.

A spread spectrum system is a telecommunications system in which the bandwidth used for transmitting a signal is substantially wider than is required for the data to be transmitted. The spectrum of the signal is spread in a transmitter by means of a pseudo-random spreading code, which is independent of the original data. In direct sequence spread spectrum systems (DS-SS), a spectrum is spread to the available bandwidth by shifting the phase of the carrier in accordance with a pseudo-random spreading code. The bits of a spreading code are usually called chips as distinct from actual data bits.

Figure 1 shows a block diagram illustrating a direct sequence-based spread spectrum system. In the system, a signal of a data source 1-2 is first modulated in a data modulator 1-4 of a transmitter 1-1, whereupon a complex 1-6, 1-8 signal outcoming from the modulator 1-4 is modulated by multiplying said data modulated signal by a complex 1-12, 1-13 spreading code generated by a code generator 1-10 in a multiplier 1-14. A spreading code modulator 1-16 spreads the spectrum to be transmitted by means of the spreading code. A carrier generated by a high-frequency oscillator 1-20 is then modulated in a multiplier 1-18 by said data and code modulated signal, and an imaginary part 1-22 is removed from the signal to be transmitted. The transmitted signal propagates from an antenna 1-24 in the transmitter over a transmission path 1-26 to an antenna 1-32 in a receiver 1-30. In the receiver 1-30, a front end filter 1-34 separates an information signal from the entire frequency spectrum. A complex 1-35, 1-36 signal is mixed to a lower frequency by multiplying the signal by a complex 1-42, 1-44 signal generated by a voltage-controlled oscillator 1-40 in a multiplier 1-45.

In the receiver of a spread spectrum system, a reference signal, a code replica, which is an identical copy of said spreading code, is used in a despread modulator (spreading code demodulator) 1-48 to narrow the spectrum of an incoming signal. In Figure 1, a code generator 1-46 generates said spreading code replica, which is correlated in a multiplier 1-50 with a received signal by said spreading code replica. If the code replica and the received

code are the same and in phase, they correlate, and the transmitted data modulation can be restored to what it was before spreading. At the same time, different spurious signals are also spread. A band-pass filter 1-52, succeeding the despread modulator 1-48, lets the data modulation through, but removes most of the power of a spurious signal, which improves the signal-to-noise ratio of the received signal.

In order to enable the detection of transmitted data in a spread spectrum receiver, the code replica generated by the receiver has to be synchronized (acquisition) with the received code as accurately as possible, and said synchronization has to be maintained (signal tracking). The spreading code replica generated in the receiver thus has to be and stay in phase with the spreading code included in the received signal. For this reason, a special synchronization algorithm or unit is required for code synchronization, in addition to regular carrier and data synchronization. The speed of the acquisition, i.e. the time taken by the code replica to hit the right phase with the received code, is an important performance parameter of a spread spectrum system. Many methods have been developed for the acquisition, in addition to which the system may comprise different aids for the acquisition that are related to the transmitted signal.

Matched filters are devices whose output is a time-reversed replica, a copy of the desired incoming signal, when the input is an impulse. Thus the transfer function of a matched signal is a complex conjugate of the signal matched thereto. A matched filter can be implemented to operate either continuously or discretely. A matched filter calculates the correlation between a known reference signal and the signal to be measured, and gives a maximum output when the reference signal best corresponds to the incoming signal. For this reason, a matched filter is usable in signal acquisition in spread spectrum systems for searching for the right phase of the reference signal generated by a receiver. A matched filter may be shown to be the optimal way to identify signals from AWGN (Additive White Gaussian Noise) type of noise.

Figure 2 shows a signal flow diagram of a feasible implementation of a matched filter. It consists of a delay line having intermediate outputs and of a passive filter matched to the waveform of a PRN (Pseudo Random Noise) chip. The output of the filter is matched to the basic pulse form of PRN spreading bits. In Figure 2, $in(n)$ represents a signal incoming to a filter and $in(n-1)$, $in(n-2)$... $in(n-N_{MF}+1)$ represent an incoming signal delayed by 1,2 to

$N_{MF}+1$ delay elements T_c . $c(0), c(1) \dots c(N_{MF}-1)$ represent coefficients by which the incoming signal, delayed in different magnitudes, is multiplied. After the multiplication, the signals are summed up in an adder 2-10 and the sum signal is filtered in a filter 2-20.

5 The use of a matched filter in the synchronization of spread spectrum systems is known for example from '*Spread Spectrum Communications Handbook*', Marvin K. Simon et al., McGraw-Hill, 1994, pages 815 to 832. In a known matched filter, the filter is matched to one received signal at a time. This requires either the use of several matched filters or the search for one
10 signal at a time, should the intention be to search for more than one signal.

 When a band-pass type of signal is searched for with a matched filter from a received noisy signal, in known solutions the signal coming to the matched filter is pre-processed by multiplying it by a carrier estimate, which removes the frequency offset of the receiver. If the frequency offset is not
15 known, the signal has to be searched for at different frequency offsets over the entire frequency inaccuracy range. Furthermore, a matched filter searches for the right phase of the reference signal generated by a receiver. A matched filter calculates the correlation between a known signal and the signal to be measured, i.e. generates a measure for the identity of the two signals. The
20 outputs generated by the filter are typically non-coherently detected amplitude values.

 Said measure is then compared with a set threshold value in order to decide if the two signals are in sync. In the simplest case, exceeding the threshold value means that the signal corresponding to the reference signal
25 has been identified and that the spreading code of the identified signal is in phase with the reference signal. This information serves to initiate actual signal tracking and reception. If no identification occurs (the threshold value is not exceeded), the acquisition system changes the phase of the locally generated reference code or changes reference signals, whereupon the correlation is
30 repeated. This continues until identification and synchronization are achieved, i.e. the reference signal corresponds best to the incoming signal. In this case the filter yields a maximum output. The tracking algorithm of the received signal is then initiated.

 Since in the acquisition system, a band-pass type of signal is
35 searched, the matched filter has to be implemented either as a band-pass or an equivalent low-pass filter version. A low-pass type of acquisition system

using a matched filter is shown in Figure 3. Therein, a signal 3-1 incoming to identical, matched filters 3-10, 3-12 is divided into two parts, I and Q branches (I stands for In-phase, Q for Quadrature), and a signal that is generated by a local oscillator 3-2 and whose frequency can be substantially equal to the sum of the intermediate frequency of the receiver and the Doppler frequency of the received signal is used to multiply a signal of the 3-I branch in a multiplier 3-6. Before a signal of the 3-Q branch is multiplied in a multiplier 3-8, the phase of a signal generated by the local oscillator is shifted 90 degrees in a phase inverter 3-4.

After the multiplication of the incoming signal, signals incoming from 3-I and 3-Q branches are correlated in substantially identical matched filters 3-10 and 3-12 with a code replica generated in the receiver. The signals outcoming from the matched signals are then detected, i.e. the signals of both branches are squared in elements 3-14 and 3-16, and the squared signals are summed up in an adder 3-18 to obtain the square of the absolute value of a complex ingoing signal. A threshold value detector 3-20 then compares the value of the detected signal with a preset threshold value, a reference value. In the simplest case, exceeding the threshold value means that a signal corresponding to said reference signal has been detected and its spreading code is in phase with the stored reference signal. The information is used to initiate actual signal tracking and reception.

In the structures of generally known matched filters, the timing of a reference signal and an incoming signal is fixed at the planning stage, and cannot thus be adjusted accurately for different timings. This causes problems for tracking signals having a low signal-to-noise ratio, since the integration time required by them is long. This, in turn, requires accurate timing in the sampling of a matched filter, since the operation of a matched filter is subject to its reference signal being of the same length as a received signal in the time domain. In systems, in which the movement of a transmitter and receiver with respect to one another is fast, a Doppler shift, whose magnitude depends on the frequency of said signal component, is created in the carrier and the spreading code. Since the frequency of the spreading code depends on the Doppler shift, the frequency is not always exactly the same. This should also be accounted for in the acquisition system if the required integration time (T_i) is long. If the inaccuracy of the frequency exceeds $1/T_i$, the timing of the code changes more than one chip during integration, which prevents the acquisition

system from operating.

The integration time of a DS-SS acquisition system is also limited by the modulation of the transmitted data. Generally, the integration cannot be continued over a transmitted data symbol unless the modulation can be compensated for before the integration. For example in the widely used BPSK modulation (Binary Phase Shift Keying), a change in a data bit causes a 180° phase change in the signal, corresponding to an inversion in its sign. This is why the integration over a data bit causes significant degradation to the signal. Consequently, when the integration time is longer than the length of a data symbol, coherent integration can no longer be used. The use of non-coherent integration only is not feasible, since non-coherent detection weakens the signal-to-noise ratio if the incoming signal-to-noise symbol is initially negative.

A pass-band or low-pass type of matched filter can be implemented either as analog or digital. The most usual way is to implement matched filters based on the analog technology, wherein the delay line is implemented by SAW (Surface Acoustic Wave) or CCD (Charge Coupled Device) technologies. However, at the manufacturing stage, said systems are built for only a given reference signal. The delay line of an analog discrete-timed matched filter can be implemented for example based on the SC technology (Switched Capacitor). However, a problem in this technology is aliasing, for example.

The advancement of the digital technology has also brought about digitally implemented matched filters. To implement the required rapid summing up of many values is difficult in a digital filter. In a matched filter, stored signal samples, multiplied by the reference signal along the length of the filter have to be calculated to generate one outgoing sample. Conventionally, this has been accomplished by summing up a small number of numbers at a time and by repeating the process during several clock cycles. This avoids the implementation of a multiple-input adder.

BRIEF DESCRIPTION OF THE INVENTION

The object of the invention is a novel matched filter.

This object is achieved with a matched filter for implementing the correlation of an input signal and a reference signal, the filter comprising:

N parallel M-sample long shift registers for receiving an equal number of input signals at the sampling frequency of the input signal, wherein $N \geq 2$;

first means for storing K M-sample long reference signals, wherein

$K \geq 1$;

multiplexing means for applying one input signal and one reference signal at a time from said shift registers and said storage means to correlation calculation means by applying alternately at least one combination of the input signals and the reference signals;

calculation means for calculating the correlation time-dividedly for each combination of an input and reference signal so that correlation results calculated from different signals appear at the output of the calculation means as a sequence.

Another aspect of the invention is a filter for implementing the correlation of an input signal and a reference signal, the filter comprising:

an M-sample long shift register for receiving an input signal at the sample frequency of the input signal;

first means for storing K M-sample long reference signals, wherein

$K \geq 2$;

multiplexing means for applying one input signal and one reference signal at a time from said shift registers and said storage means to correlation calculation means by applying alternately at least one combination of the input signal and the reference signals;

calculation means for calculating the correlation time-dividedly for each combination of an input and reference signal so that correlation results calculated from different signals appear at the output of the calculation means as a sequence.

Still another aspect of the invention is a spread spectrum receiver comprising a device for detecting a demodulated signal, received by the receiver and converted into digital samples, the device comprising a matched filter for calculating the correlation between the input signal and at least one reference signal, and a controller for comparing the correlation results generated by the matched filter with a predetermined threshold value to determine if a signal is found, said matched filter comprising:

N parallel M-sample long shift registers for receiving an equal number of input signals at the sampling frequency of the input signal, wherein $N \geq 2$;

first means for storing K M-sample long reference signals, wherein

$K \geq 1$;

multiplexing means for applying one input signal and one reference signal at a time from said shift registers and said storage means to correlation

calculation means by applying alternately at least one combination of the input signals and the reference signals;

5 calculation means for calculating the correlation time-dividedly for each combination of an input and reference signal so that correlation results calculated from different signals appear at the output of the calculation means as a sequence.

Yet another aspect of the invention is a spread spectrum receiver comprising a device for detecting a demodulated signal, received by the receiver and converted into digital samples, the device comprising a matched
10 filter for calculating the correlation between an input signal and at least one reference signal, and a controller for comparing the correlation results generated by the matched filter with a predetermined threshold value to determine if a signal is found, said matched filter comprising:

15 an M-sample long shift register for receiving an input signal at the sample frequency of the input signal;

first means for storing K M-sample long reference signals, wherein $K \geq 2$;

20 multiplexing means for applying one input signal and one reference signal at a time from said shift registers and said storage means to correlation calculation means by applying alternately at least one combination of the input signal and the reference signals;

25 calculation means for calculating the correlation time-dividedly for each combination of an input and reference signal so that correlation results calculated from different combinations appear at the output of the calculation means as a sequence.

30 The invention is based on time-multiplexing in a matched filter at least two input signals to correlate with at least one spreading code or, alternatively, time-multiplexing at least two spreading codes to correlate with at least one input signal, allowing the same calculation capacity to be used for several signals. Conventional matched filters are matched to one signal at a time, and therefore more than one filter has had to be used to simultaneously search for more than one signal to be received.

35 In a primary embodiment of the invention, an arithmetic unit comprises M multipliers, which multiply each sample in the shift register by a sample of a corresponding reference signal, and yield M results, and an adder means for summing up said M results to generate a correlation result at the

output of the filter, wherein M is the length of the filter. Such an arithmetic unit has to be able to very rapidly process a large number of numbers, wherefore it is difficult to implement. It is advantageous for the implementation if several matched filters are able to share this arithmetic unit.

5 The invention is suitable for digital implementations. The invention is particularly suitable for use in spread spectrum systems, which simultaneously use several spreading codes.

BRIEF DESCRIPTION OF THE FIGURES

10 The invention will now be described in greater detail by means of preferred embodiments with reference to the attached drawings, in which

Figure 1 illustrates a direct sequence-based spread spectrum system;

Figure 2 shows a prior art implementation of a matched filter;

15 Figure 3 shows a low-pass type of acquisition system using a matched filter;

Figure 4 illustrates the general architecture of an acquisition system of the spread spectrum receiver according to a primary embodiment of the invention;

20 Figure 5 is a block diagram illustrating data path pre-processing blocks according to the primary embodiment of the invention;

Figure 6 is a block diagram illustrating a matched filter of a data path according to the primary embodiment of the invention;

Figure 7 shows a more detailed embodiment of the filter of Figure 6;

25 Figure 8 is a block diagram illustrating a data path search arithmetic part according to the primary embodiment of the invention;

Figure 9 is a functional flow diagram of an acquisition system according to the primary embodiment of the invention;

Figure 10 is a state diagram illustrating a state machine according to the primary embodiment of the invention;

30 Figure 11 is a more detailed implementation of the pre-processing block of Figure 5;

Figure 12 is a block diagram of an integrate/dump filter;

Figure 13 is a block diagram of a numerically controlled oscillator;
and

35 Figure 14 is a block diagram of an address generator.

DETAILED DESCRIPTION OF THE INVENTION

In the present document, a complex signal refers to a signal composed of two signal components, a real part and an imaginary part. Alternatively, the terms used are the I and Q branches or components of a signal (In-phase and Quadrature). Amplitude and phase can be determined for a complex signal. Amplitude is obtained by using a mathematically defined absolute value operator for complex numbers. Phase can be calculated as a mathematically defined argument of a complex number.

An acquisition system according to a primary embodiment of the invention implements K parallel channels time-divisionally. The limitation in the number of channels originates from the relation of the main clock frequency to the sampling frequency required by the matched filter. In the primary embodiment of the invention, this relation is $2 \cdot K$. A matched filter processes the In-phase (I) and Quadrature (Q) components of each channel, which decreases the number of potential channels to the number K. If the number of potential channels is less than the total number (K_{TOT}) of spreading codes to be searched for, the spreading codes to be searched for are changed periodically in the primary embodiment of the invention. The reference signals corresponding to the spreading codes to be verified are located in a read-only memory (ROM), and the reference signals are time-multiplexed by incrementing the address counter of said ROM. The counter counts from a basic address up to number K on the modulo- K_{TOT} principle, i.e. address 0 follows address $K_{TOT}-1$. The reference signals used are changed by changing this basic address, and this is done when all possible frequencies have been gone through in a manner configured by the user. The basic address is changed as a configurable address addition, which is also calculable on the modulo- K_{TOT} principle. This adjustable basic addition allows the search process according to the search situation to be optimized.

Figure 4 shows the general architecture of the acquisition system according to a primary embodiment of the invention. The acquisition system comprises four basic blocks: a data path block 4-1, containing the actual matched filter implementation; a control block 4-2 for generating the necessary control signals for the other blocks; a state machine 4-3 for controlling the search algorithm; and an I/O block 4-4 for connecting the matched filter to an outer bus of the acquisition system. In the following, some of the blocks will be described in greater detail.

Data path block

The data path block is the core of the acquisition system. A matched filter is of the low-pass type, and the data path arithmetic is time-multiplexed to process both I and Q channels. In this implementation, the length of the matched filter is $M = N_{MF}$ samples.

The data path block of a matched filter comprises, not only the data path of the matched filter, but also blocks for processing an input signal. Figure 5 illustrates an implementation of the pre-processing stages of a data path block. In Figure 5, a sampled, complex signal 5-2 and 5-4 (I and Q components), received from an RF front end and converted into digital is filtered in a low-pass filter 5-6 to prevent aliasing. The signal is then sampled at a frequency controlled by a numerically controlled clock oscillator (NCO) 5-8 in a decimation element 5-10, which generates processed samples at the sampling frequency of the matched filter. The sampling frequency of the input of the matched filter is adjusted by means of the clock oscillator 5-8 so that the timing of the input signal corresponds to the timing of the samples of the reference signal.

After sampling, the samples are multiplied in a multiplier 5-12 by a complex carrier frequency replica generated by another numerically controlled oscillator 5-14. The carrier frequency replica is of the form:

$$e^{j2\pi\omega_c n / F_s} = \cos(2\pi\omega_c n / F_s) + j \cdot \sin(2\pi\omega_c n / F_s)$$

wherein ω_c , n and F_s represent carrier frequency, sample number and sample frequency, respectively.

Thus the multiplication corresponds to rotating the phase of the input signal by the (estimated) carrier frequency. This multiplication may be also be implemented before re-sampling, should the frequency of the input signal exceed the sampling frequency of the matched filter.

Figure 6 shows the core block of a data path block, constituting an actual matched filter 6-10. The samples generated from the input signal (for example in the pre-processing stages of Figure 5) are applied to said matched filter, which calculates their correlation with one or more reference signals. The filter comprises a number of parallel shift registers 6-22, one for each I and Q component of the signal. In the primary embodiment of the invention comprising K separate channels, i.e. $2 \cdot K$ I and Q components, $2 \cdot K$ shift registers 6-22 are needed. Each incoming I or Q data stream 6-21 is applied to the corre-

sponding shift register 6-22, which is clocked at the code frequency or its multiple. The data stream applied to the shift register 6-22 is compared with reference signals stored in a memory 6-26, e.g. ROM or RAM (Random Access Memory). Signals to be compared time-dividedly are selected from the shift register 6-22 and the memory 6-26, allowing the use of the same arithmetic part used for K channels, in accordance with the basic principles of the invention.

The input signal is selected with a signal multiplexer 6-24 and a selection signal 6-23, whereas the reference signal is selected from the memory 6-26 with a selection signal 6-25. In practice, the selection signal 6-25 can be a memory address. The memory addresses may have been created in an address generation unit, which applies read addresses synchronously to the read memory 6-26 in a manner to be described in connection with the state machine. This solution allows several spreading codes to be searched for in parallel by time-multiplexing the reference signals used. Consequently, the address 6-25 can be used to assign in the memory 6-26 the desired reference signal 6-27 for an input signal 6-20 selected with the selection signal 6-23. Alternatively, the memory 6-26 can be replaced with a reference shift register to which a reference signal generator applies the reference signal. The reference shift register may be similar to the shift register 6-22.

The reference signal applied at each particular time from the reference shift register (or reference memory) 6-26 and from the data shift register 6-22, and the I and Q signals are multiplied by each other in a multiplier block 6-31. If both signals are composed of 1-bit samples, the multiplication may be carried out for example with an XNOR gate whose output is 1 if its two inputs are equal. After this multiplication, there are N_{MF} data values 6-28.

Next, block 6-29 sums up all products of the multiplications for each sample to generate the final outputs of the matched filter. In the primary embodiment of the invention, this is implemented with an adder block, which calculates the sum of all products during one clock cycle. In this connection, other summing methods may also be used.

An output 6-30 in the matched filter is composed of complex signals that correspond to the correlation of the input as a function of time. If the signal to be correlated is periodic and the length of period is N_c samples, periods of N_c samples may be separated for each signal at the output 6-30, the periods corresponding to cross correlations having different phase differences. In the

case of a multi-channel (K channels) matched filter, outputs corresponding to the same phase difference of several channels (K) are in succession at the output 6-30.

Such a structure allows the outputs of K parallel matched filters to be calculated in succession, when the clock frequency used is 2·K times the sampling frequency of the incoming data.

Consequently, in a matched filter, stored signal samples of the length of the matched filter, multiplied by a reference signal, have to be calculated for one output. Conventionally, this is accomplished by summing up a small number of numbers at a time and by repeating the process during several clock cycles. This avoids the implementation of adders having a plurality of inputs. Known digitally implemented delay lines have also comprised only one reference signal, allowing only one signal to be correlated simultaneously with the same device. As described above, the present invention and its preferred embodiments allow easy, rapid and effective summing up of several values.

Figure 7 shows a more detailed block diagram of an implementation of the matched filter of Figure 6. For the sake of clarity, the embodiment is shown using four 6-sample long shift registers, four 6-sample reference signals and four multipliers. However, the filter can easily be extended to be suitable for any number of signals and register length.

Figure 7 shows four 6-sample shift registers 6-22 for receiving four input signals 6-21, each of the registers comprising stages 6-22A...6-22F (i.e. one stage per sample). The upper row in stages 6-22A...6-22F constitutes the first shift register, the second row the second shift register, etc. The selection signal 6-23 selects the row among the shift register stages 6-22A...6-22F that is applied as an output to the multiplier block 6-31 at each particular time. Code replicas (reference signals) are stored in a coefficient memory 6-26 composed of six four-location memory elements 6-26A...6-26F. The first row in the memory elements stores a first code replica, the second row a second code replica, etc. The selection signal 6-25 selects the row among the memory elements 6-26A...6-26F that is applied as an output to the multiplier block 6-31 at each particular time. The multiplier element 6-31 comprises 6 parallel multipliers 6-31A...6-31F. The first multiplier 6-31A of the multiplier element 6-31 multiplies the first sample (row in the register element 6-22A) of each input signal alternately by the first sample (row in the memory element 6-26A) of

each code replica. Similarly, the multiplier 6-31B multiplies samples obtained from the register stage 6-22B and the memory element 6-26B, etc. The signals multiplied in the multipliers 6-31A...6-31F are then summed up in the adder element 6-29. If the number of signals, i.e. channels, to be searched for at a time is below the total number of spreading signals to be search for, the code replicas to searched for can be changed periodically. The code replicas can be stored for example in the ROM and they are time multiplexed by changing the memory address using for example a counter.

Figure 8 illustrates the last part of the data path block, the arithmetic unit. The arithmetic unit calculates an estimate, in this case the square of the absolute value, of the absolute value of the complex output samples coming from the matched filter. Mathematically, this is performed by squaring the real and imaginary parts of a complex number and summing them up. The correlation results obtained from the matched filter (output 6-30 in Figure 6 or 7) are applied to a register 6-41, which stores the results until they are squared in a block 6-42. The squaring block 6-42 takes one number and calculates its square. Squaring is performed separately for both I and Q components. The squares of the I and Q branches are then summed up in an adder 6-43. This yields the square of the absolute value of a complex input signal. The summing is performed the first time (squared sample of I branch) by summing up the result of the squaring with a zero obtained from the output of a multiplexer 6-44. The result is stored in a register 6-45. The second time (squared sample of Q branch) the result of the squaring is summed up with the output (squared sample of I branch) of the previous summing obtained via the multiplexer 6-44. When the matched filter calculates the components (I and Q) of each complex sample in succession, the squares of the absolute values can be easily calculated by summing up the results of two successive squarings.

Finally, the sums are compared in a comparator 6-46 with a threshold value stored in a register 6-47, and the comparison result is applied via the register 6-47 to the state machine 4-3 in Figure 4. To increase the probability of the right decision and to decrease the probability of wrong decisions, any exceeding of the threshold value levels must be secured by waiting for several comparison results corresponding to the same phase difference and reference signal. If sufficiently many comparisons exceed the threshold value level, the signal can be declared found at good certainty. The state machine 4-3 implements a verification algorithm by means of which the threshold value level can

be lowered so low that even weak signals are found without wrong decisions being made on the finding of a signal. The obtained phase difference of the signal is used in the receiver to initialize a local reference code generator to the right phase.

5 Since in a general case the frequency uncertainty of a receiver exceeds the total bandwidth ($1/T_1$) of the data path, a received signal has to be searched for using several frequency values. For this reason, the carrier frequency can be adjusted when the phase inaccuracy of the entire spreading code has been gone through.

10 **State machine**

The state machine is responsible for higher-level signal search control of a matched filter MF. It implements K state machines operating in parallel, each of which is responsible for searching for one reference signal. The operations of state machine channels are independent of each other except for changing the frequency of the carrier frequency replica, which always takes places only when each of the channels has processed all possible code phase offsets once. This means that some channels could search the code phase offsets at each frequency more than once and that the time between frequency sweepings depends on the slowest channel to check all code phases.

20 In the primary embodiment of the invention, an acquisition system using the above matched filter can be controlled by the state machine 4-3 that attends to the implementation of the verification algorithm for phase differences that exceeded the threshold value comparisons and to the sweeping of carrier frequencies for the search for several frequency offsets. Figure 9 shows an example of the functional flow diagram of a state machine and an acquisition system. In this example, the length of the filter is N_{MF} samples, and the acquisition system of the matched filter comprises K parallel time-dividedly separated channels.

30 In step 9-2, one sample at a time of an input signal is loaded to a data register. Since the length of the matched filter is N_{MF} samples, $N_{MF}-1$ samples are loaded to the shift register. In step 9-3, still another new sample is loaded to the shift register, i.e. the last sample N_{MF} of the input signal. In step 9-4, the data in the shift register is compared with a code replica, i.e. a reference signal, which is a PRN type of signal. If the correlation does not exceed the set threshold value, the next sample of the input signal is loaded to the

shift register in step 9-3. In the simplest case, exceeding the threshold value means that the signal corresponding to said reference signal is detected and its spreading code is in phase with the stored reference signal. This information is used to initiate actual signal tracking and reception. However, if the strength of the received signal is low as compared with noise, simply exceeding the threshold value is not sufficient to prove that the signal was found. For this reason, an algorithm can be used to verify the finding, whereby after the exceeding of the first threshold value a new input signal is loaded into the shift register and correlated with the reference signal with the matched filter in a step corresponding to the point in time of the first finding.

Accordingly, if the reference value exceeds the set threshold value, the right phase of the code signal is potentially found, and the system transfers from signal tracking state 9-40 to a signal found verification state 9-50. Here, in step 9-6, the system first waits for N_{MF} samples, and then repeats the comparison in step 9-8.

If the value is less than the threshold value, the value of register *FAIL* is incremented by one unit in step 9-10, the next step being 9-12. Here, the value of the register *FAIL* is compared with a set maximum value, which indicates the allowed number of times below the threshold value. If the number of comparison results below the threshold value exceeds a limit value set, the process returns to step 9-3. Otherwise, the next step is 9-6.

If the threshold value is exceeded, the value of register *DET* is incremented by one unit in step 9-14, the next step being 9-16. Here, the value of the register *DET* is compared with a set maximum value, which indicates the allowed number of times the threshold value has to be exceeded before the signal can be declared found. If the number of comparison results exceeding the threshold value does not exceed a limit value set, the process returns to step 9-6.

The process continues as above until the number of samples exceeding or below the threshold value exceeds a preset, at least one number/threshold value. Then, in step 9-20, the signal can be declared found, or, alternatively, the search is continued from the next data sample in step 9-3.

Said signal search routine is executed independently for each reference signal. After all data samples of all parallel channels have been checked, the frequency of the carrier replica oscillator is changed and the search process is repeated starting from step 9-2. When the search process is

repeated at all desired frequencies of the carrier replica oscillator, its frequency is zeroed and the search is repeated.

If generators tied down to one frequency reference generate the carrier frequency and the spreading code for a direct sequence system receiver, then the offset of the carrier frequency can also be used to calculate the required adjustment value for the sampling clock of the matched filter. Otherwise, the sampling frequency of a matched filter has to be adjusted with another algorithm. However, the Doppler shifts of the carrier and spreading code are directly proportional in relation to their frequencies.

Figure 10 shows the state diagram of a state machine controlling the search process according to the primary embodiment of the invention. The state machine has two active states and two states used for waiting. The initial state is an fwait state, in which new data is clocked to shift registers. In this state, waiting takes as many sample clock cycles as there are bits in the shift register, i.e. N_{MF} samples. Having waited for sweeping, the process enters the seek state. In this state, the output of the threshold value detector is checked for each sample, and if the threshold value is exceeded, the next state, verify wait, is entered, the *DET* counter is set to one and the *FAIL* counter to zero. If no exceeding of the threshold value occurred for any code offset (N_{MF} samples), the state machine sets a *DONE* flag for the current channel. Once all state machine channels are verified for each possible code phase offset, i.e. when all *DONE* flags are set, and all carrier frequencies to be searched have been gone through, the fwait state is re-entered.

In the verify wait state the state machine waits till completely new data is clocked inside the data shift register to improve the statistical quality of the detection, and a new comparison is carried out using the same code offset. To ensure signal detection, the threshold value comparisons are repeated several times in the same code offset state. After a wait of the length of a code (N_{MF} samples) in the verify wait state, the verify state is entered. In this state, the value of the threshold value detector is checked, and if detection is indicated, the *DET* counter is incremented by one. Otherwise, the *FAIL* counter is incremented by one. If the numbers of hits (*DET*) and failures (*FAIL*) are still below their maximum values, the verify wait state is re-entered. Otherwise, if the number of hits (*DET*) exceeds the maximum value, the signal is declared found and the current PRN code, frequency and code offset are given as the output of the acquisition system. After the last verification, there are two out-

comes. If the code offset is the last one, the frequency is changed and the fwait state is entered. Otherwise, the seek state is entered, and the search is continued as usual.

5 A state machine sweeps between the low and high limit values of a local oscillator frequency (LO) in configurable steps. The frequency range searched for is composed of a fixed intermediary frequency (IF) and a Doppler frequency. These limit values are set according to the actual RF (Radio Frequency) front-end intermediary frequency (IF) and the maximum expected Doppler shift. State machines also have a method of setting the acquisition
10 into its initial state. When a multi-channel matched filter is used, the state machine sees to it that the frequency search does not take place until all channels have once gone through all phase differences. In other respects, the different channels operate completely irrespective of each other. This ensures the best advantage obtained from parallelism.

15 **Pre-processing block**

Figure 11 shows a more detailed block diagram of the signal pre-processing block shown in Figure 5. An input signal i_{in} and q_{in} is decimated at ratio N_{DEC} in two integrate/dump filters 11-1 and 11-2. Figure 12 shows a more detailed block diagram of integrate/dump (ID) filters. The operation of the
20 filter is very simple. Data i_{in} enters a register 12-1, and its sign is then extended in block 12-2. The data is then applied to an adder 12-3, from the adder to a register 12-4 whose outputs are applied to a multiplexer 12-5 and to a holding register 12-6. Adder 12-3 sums up N_{DEC} samples incoming via the multiplexer 12-5 into a register 12-4 acting as an accumulator. The first sample of
25 the summing iteration is loaded directly to the accumulator 12-4 by adding 0 thereto (obtained from a second input of the multiplexer 12-5). In other iterations, the output of the multiplexer 12-5 is the output of the accumulator register 12-4.

Referring again to Figure 11, the outputs of integrate/dump filters
30 11-1 and 11-2 are applied to the multiplexer 11-3, which, according to its selection signal (din_sel) selects alternately one of the inputs as output, which is applied to the multiplier 11-4. To a second input of the multiplier is applied an output from the multiplexer 11-5, which, according to its selection signal (sin_cos_sel), selects from a sine/cosine table 11-6 a cosine output or a sine
35 output to be applied to the multiplier 11-4. Table 11-6 is controlled by a locally generated carrier replica phase signal ph_{in} . The adder 11-7 can alternatively

sum up the output of the multiplier and the output of the multiplexer 11-8 or subtract the output of the multiplier from the output of the multiplexer. The adder is controlled by a signal `ena_sub`. The output of the adder 11-7 is applied to an accumulator register 11-9, whose output is further applied to holding registers 11-10 and 11-11 and to the multiplexer 11-8. Zero (0) is applied to a second input of the multiplexer 11-8 and it is controlled by a selection signal `ena_add`. The registers 11-10 and 11-11 give data outputs `i_out` and `q_out`, respectively.

The structure shown in Figure 11 is used to perform complex multiplication with carrier replica $(e^{j2\pi\omega_c n / F_s} = \cos(2\pi\omega_c n / F_s) + j \cdot \sin(2\pi\omega_c n / F_s))$ in accordance with the following algorithm:

1. $ACC = i_{in} \cdot \cos(LO)$
2. $ACC = ACC + q_{in} \cdot \sin(LO) \rightarrow i_{out}$
3. $ACC = q_{in} \cdot \cos(LO)$
4. $ACC = ACC - i_{in} \cdot \sin(LO) \rightarrow q_{out}$,

Numerically controlled oscillator (NCO)

Figure 13 illustrates a numerically controlled oscillator. The NCO comprises a phase accumulator that accumulates frequency input values for each sample. The accumulator is composed of an adder 13-1 and a register 13-2. The output of the register 13-2 generates a signal `ph_out`.

Address generator unit

Figure 14 shows the block diagram of an address generator unit of a code replica memory. The circuit comprises a basic register `base` 14-1, from which an address is first loaded via multiplexers 14-2 and 14-3 to an address counter 14-4. The multiplexer 14-3 is controlled by a signal `ena_conf`. The value of the address counter 14-4 is incremented in a loop comprising an adder 14-5 and the multiplexers 14-2 and 14-3, until a signal `zero_cnt`, which controls the multiplexer 14-2, forces the value of the basic register 14-1 to be loaded again to the address counter (`count`) 14-4. On the other hand, a loop comprising an adder 14-6 and a multiplexer 14-7 periodically increases the value of the basic register 14-1 when a control signal `ena_base` is set to one. The state machine 4-3 attends to this when all code replicas in the present group have been checked. The signal `ena_base` is applied to the basic register 14-1 via an OR gate 14-8, whose second input is the signal `ena_conf`. The value for increasing the basic register 14-1 can be set by loading it to a regis-

ter *delta* 14-8.

Control block

5 A control signal for the data path 4-1 and the state machine 4-3 is generated in an MF control block 4-2 by decoding values 12-2, which are obtained from a counter 12-1 that counts from value 0 to value $2 \cdot K - 1$, as Figure 12 illustrates. This yields a sample rate, equal to the main clock divided by the value $2 \cdot K$. Since the data path 4-1 processes K reference signals at the same time, it only has two clock cycles time to perform all operations. Chained, the total delay of the data path from the input of the shift register to the state machine is eight clock cycles. Input signal processing and data path operation are interleaved such that they both process data in parallel. The data path uses the inputs one sample later.

10 The operations required by the data path can be divided into three parts: during the first part, the I channel result is calculated, the Q channel result is then processed during the second part and added to the result of the I channel. Finally, the result is compared during the last part. All these operations can be interleaved by means of pipeline registers on the data path. The control signals for the data path are generated as a continuous stream except for two cases: start-up and re-synchronization. In these cases, the generation of the control signals is delayed by a time corresponding to the total pipeline delay of the components preceding said block.

20 As was described above, in the system and method of the invention and its preferred embodiments, the implementation of a multi-channel matched filter has been solved efficiently and in a manner that saves complex components.

25 It is obvious to a person skilled in the art that as technology advances, the basic idea of the invention can be implemented in a variety of ways. The invention and its embodiments are thus not limited to the above examples, but may vary within the claims.

CLAIMS

1. A matched filter for implementing the correlation of an input signal and a reference signal, the matched filter comprising:

first means for storing M samples taken from N received signals, wherein $N \geq 2$, and in which samples of the input signals are stored one sample at a time at the sample frequency of the input signal;

second means for storing K M-sample long reference signals, wherein $K \geq 1$;

multiplexing means for applying one input signal and one reference signal at a time from said first and second storage means to correlation calculation means by applying alternately at least one combination of the input signal and the reference signal; and

calculation means for calculating the correlation time-dividedly for a combination of an input signal and a reference signal so that correlation results calculated from different signals appear at the output of the calculation means as a sequence.

2. A matched filter as claimed in claim 1, wherein said calculation means comprises a comparator for comparing each sample of the input signal with the corresponding sample of the reference signal and gives M 1-bit comparison results, and an adder means for summing up said M 1-bit comparison results and generating a correlation result at the output of the filter.

3. A matched filter as claimed in claim 2, wherein said comparator is one of the following: a multiplier, an XOR circuit or an XNOR circuit.

4. A matched filter for implementing the correlation of an input signal and a reference signal, the matched filter comprising:

first means for storing M samples taken from received signals and for storing samples of the input signals one sample at a time at the sample frequency of the input signal;

second means for storing K M-sample long reference signals, wherein $K \geq 2$;

multiplexing means for applying the input signal and one reference signal at a time from said first and second storage means to correlation calculation means by applying alternately at least one combination of the input signal and the reference signals to the calculation means; and

calculation means for calculating the correlation time-dividedly for

each combination of an input signal and a reference signal so that correlation results calculated from different combinations appear at the output of the calculation means as a sequence.

5 5. A matched filter as claimed in claim 4, wherein said calculation means comprises a comparator for comparing each sample of the input signal with the corresponding sample of the reference signal and gives M 1-bit comparison results, and an adder means for summing up said M 1-bit comparison results and generating a correlation result at the output of the filter.

10 6. A matched filter as claimed in claim 5, wherein said comparator is one of the following: a multiplier, an XOR circuit or an XNOR circuit.

7. A spread spectrum receiver comprising a device for detecting a demodulated signal, received by the receiver and converted into digital samples, the device comprising a matched filter for calculating the correlation between the input signal and at least one reference signal, and a controller for
15 comparing the correlation results generated by the matched filter with a predetermined threshold value to determine if a signal is found, the matched filter comprising:

first means for storing M samples taken from N received signals, wherein $N \geq 2$, and in which samples of the input signals are stored one sample
20 at a time at the sample frequency of the input signal;

second means for storing K M-sample long reference signals, wherein $K \geq 1$;

25 multiplexing means for applying one input signal and one reference signal at a time from said first and second storage means to correlation calculation means by applying alternately at least one combination of the input signal and the reference signal to the calculation means; and

30 calculation means for calculating the correlation time-dividedly for a combination of an input signal and a reference signal so that correlation results calculated from different signals appear at the output of the calculation means as a sequence.

8. A spread spectrum receiver as claimed in claim 7, wherein said calculation means comprises a comparator for comparing each sample of the input signal with the corresponding sample of the reference signal and gives M 1-bit comparison results, and an adder means for summing up said M 1-bit
35 comparison results and generating a correlation result at the output of the filter.

9. A spread spectrum receiver as claimed in claim 8, wherein said comparator is one of the following: a multiplier, an XOR circuit or an XNOR circuit.

5 10. A spread spectrum receiver as claimed in claim 7, wherein the outputs of the matched filter are complex correlation samples, and that said device comprises a counter for squaring both components of the complex correlation sample and sums up the squared components.

10 11. A spread spectrum receiver as claimed in claim 10, wherein the counter sums up the correlation sample corresponding to the same phase difference of two or more input signals, the sum corresponding to a correlation result that is calculated with one phase difference and whose integration time is $M \cdot L$ samples, wherein M is the length of the matched filter in number of samples and L is the number of correlation samples summed up by an accumulator.

15 12. A spread spectrum receiver as claimed in claim 7, wherein said controller processes several comparison results corresponding to the same phase difference and reference signal, and, in response to a predetermined proportion of the gathered comparison results indicating that the output value exceeded said threshold value, declares the signal found.

20 13. A spread spectrum receiver comprising a device for detecting a demodulated signal, received by the receiver and converted into digital samples, the device comprising a matched filter for calculating the correlation between an input signal and at least one reference signal, and a controller for comparing the correlation results generated by the matched filter with a predetermined threshold value to determine if a signal is found, said matched filter comprising:

first means for storing M samples taken from N received signals, wherein $N \geq 1$, and in which samples of the input signals are stored one sample at a time at the sample frequency of the input signal;

30 second means for storing K M -sample long reference signals, wherein $K \geq 2$;

multiplexing means for applying the input signal and one reference signal at a time from said first and second storage means to correlation calculation means by applying alternately at least one combination of the input signal and the reference signals to the calculation means; and

35 calculation means for calculating the correlation time-dividedly for

each combination of an input signal and a reference signal so that correlation results calculated from different combinations appear at the output of the calculation means as a sequence.

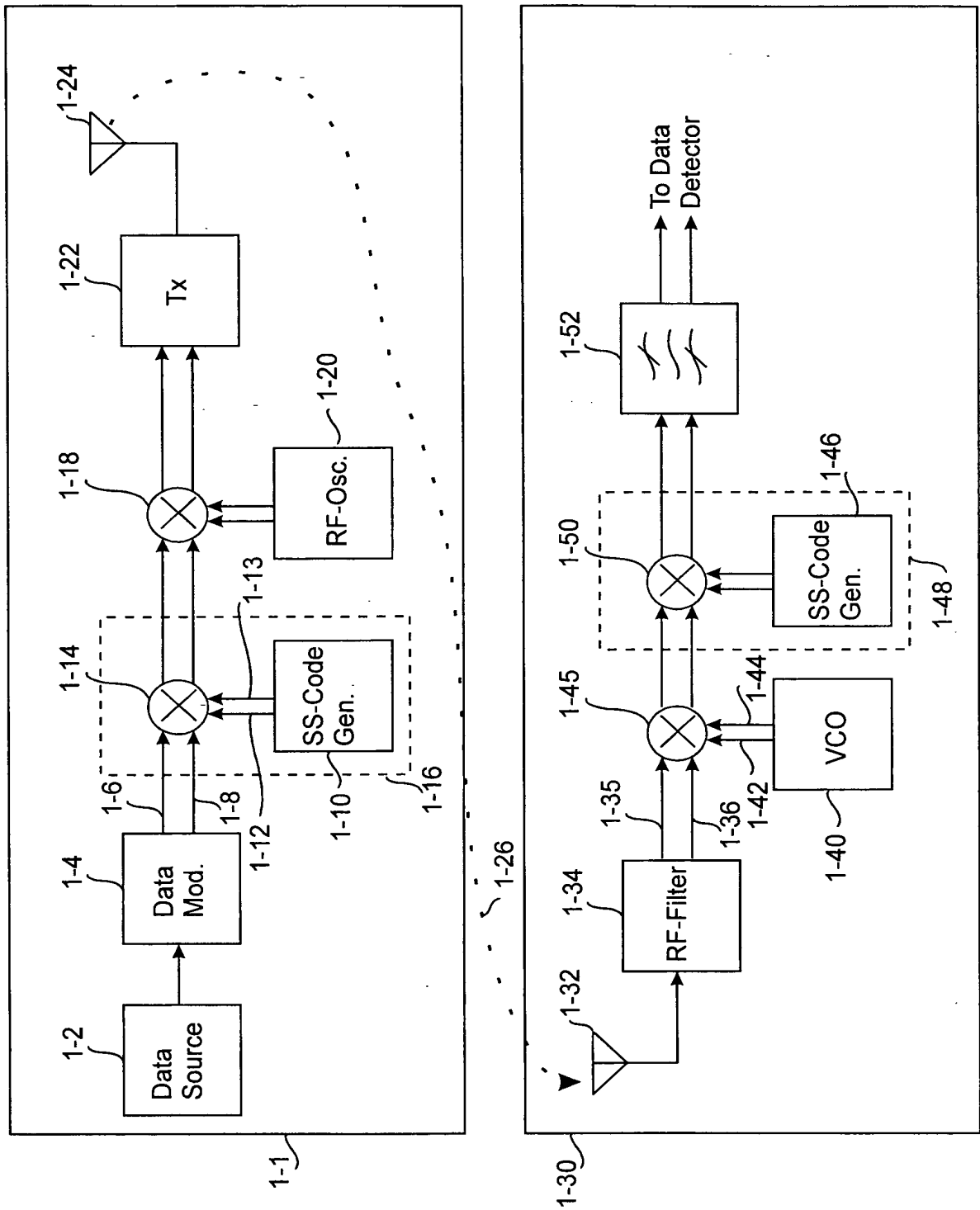
ABSTRACT

The invention relates to a matched filter for implementing the correlation of an input signal and a reference signal. The matched filter according to the invention comprises N parallel M-sample long shift registers for receiving an equal number of input signals at the sampling frequency of the input signal, wherein $N \geq 2$; first means for storing K M-sample long reference signals, wherein $K \geq 1$; multiplexing means for applying one input signal and one reference signal at a time from said shift registers and said storage means to correlation calculation means by applying alternately at least one combination of the input signals and the reference signals to the calculation means; calculation means for calculating the correlation time-dividedly for each combination of an input signal and a reference signal so that correlation results calculated from different signals appear at the output of the calculation means as a sequence.

15 (Figure 6)

FIG. 1

1/12



2/12

FIG. 2

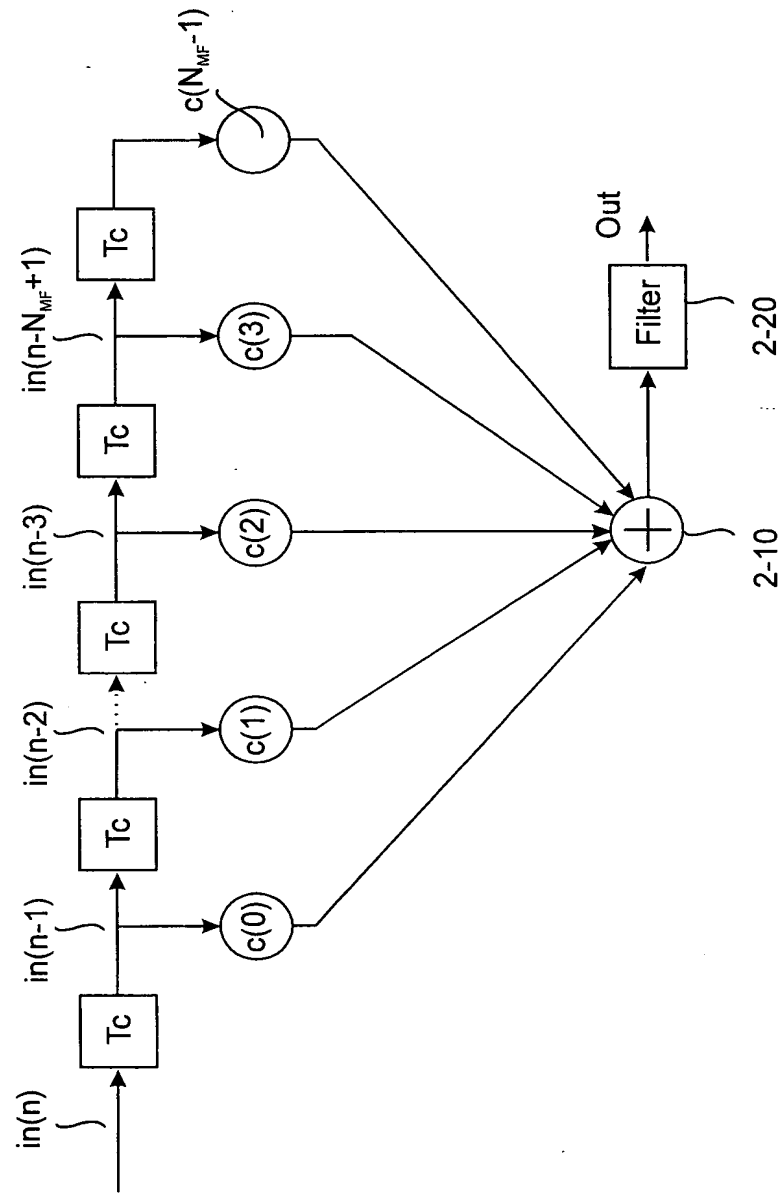


FIG. 3

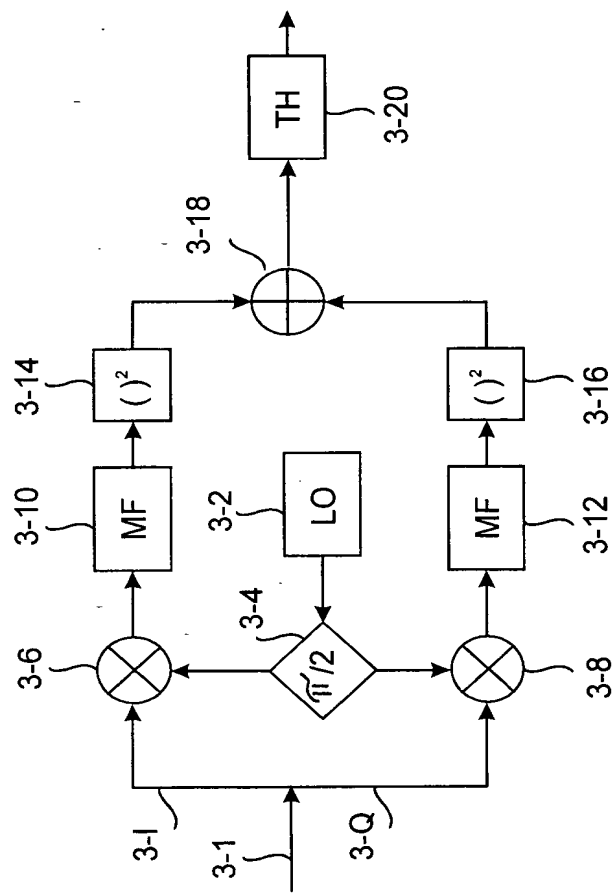


FIG. 4

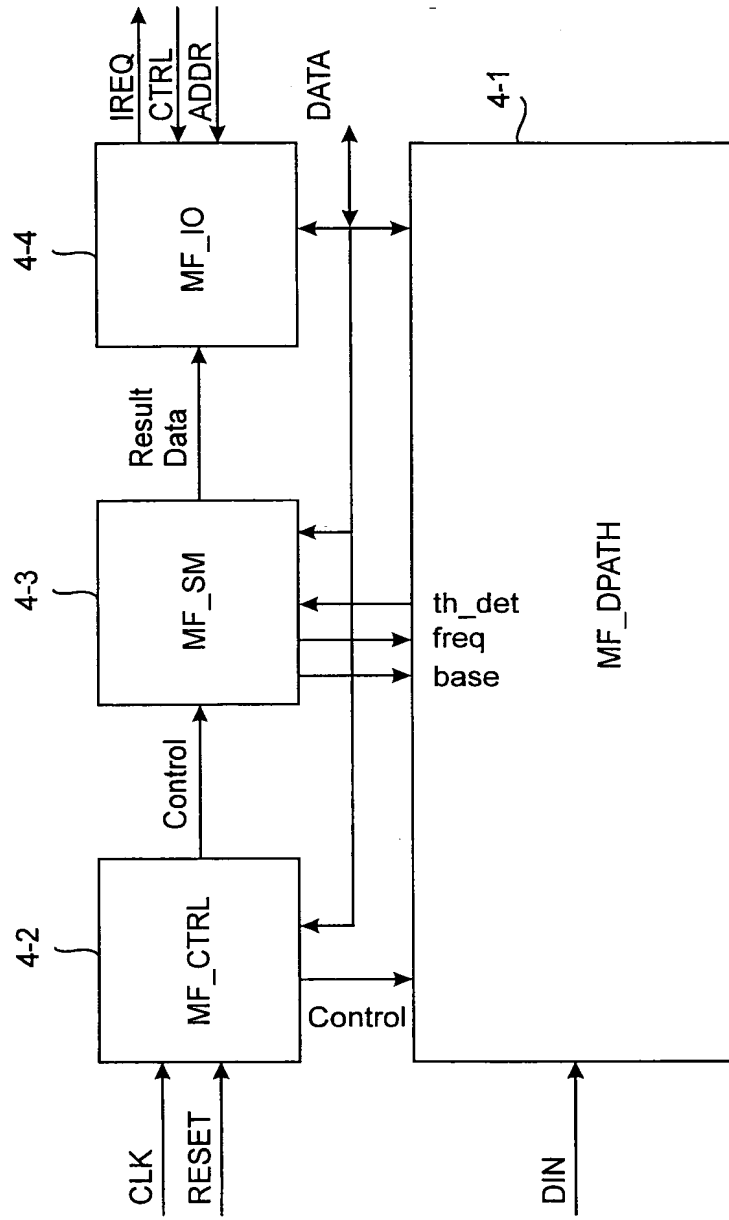


FIG. 5

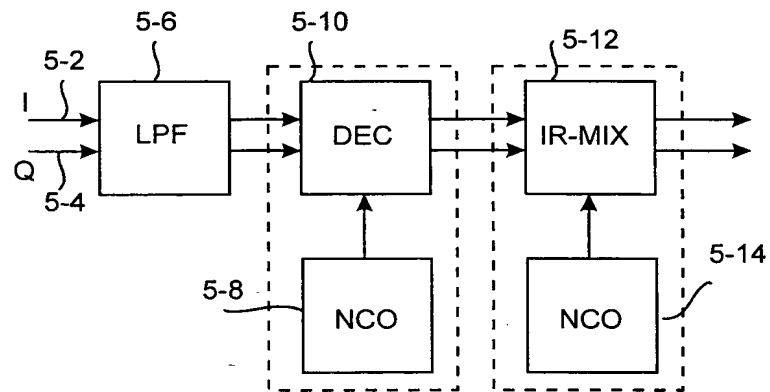


FIG. 6

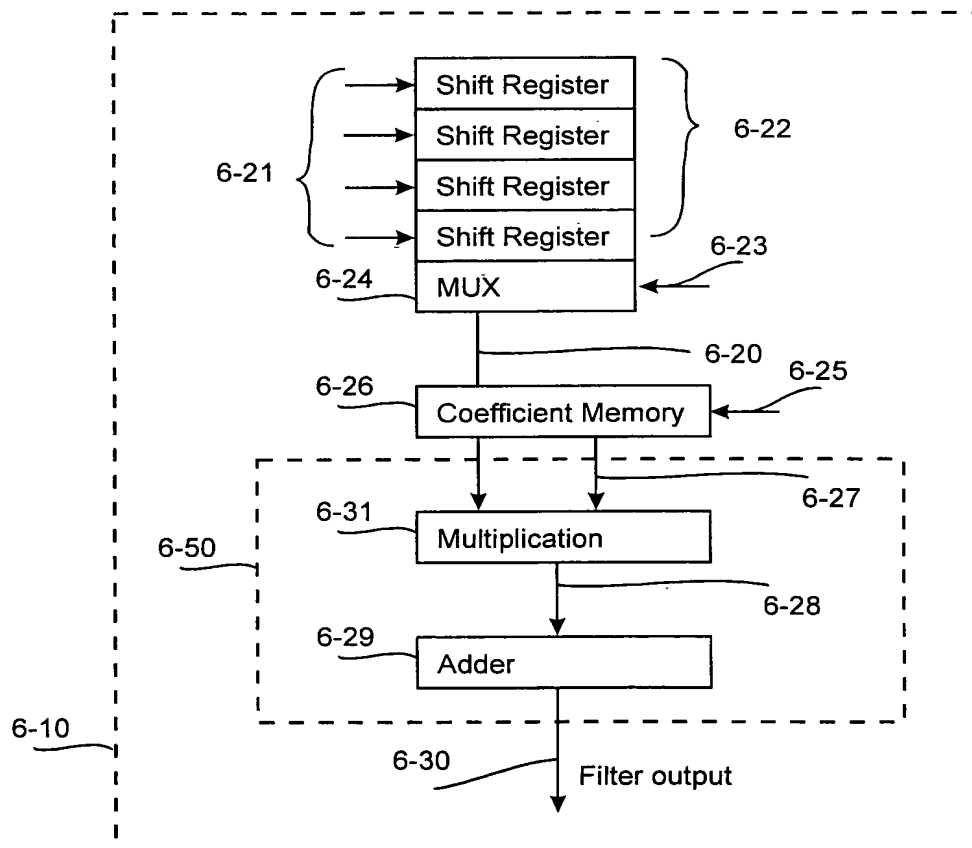


FIG. 7

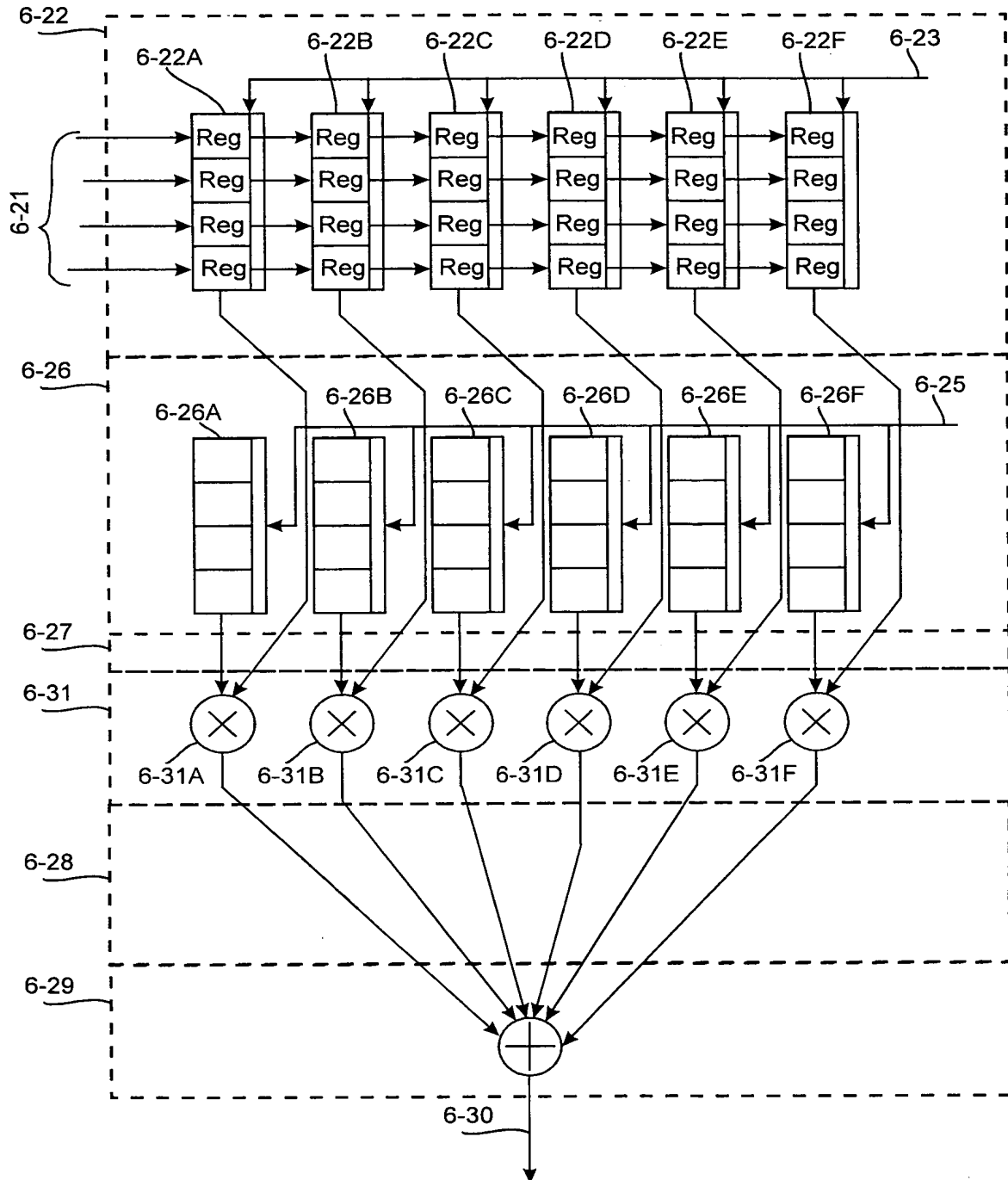


FIG. 8

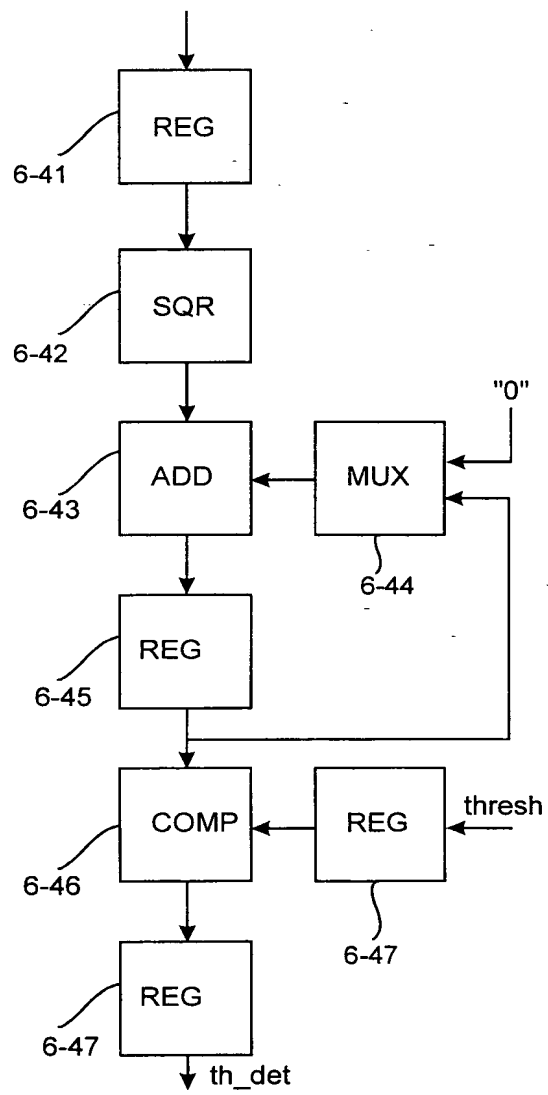


FIG. 9

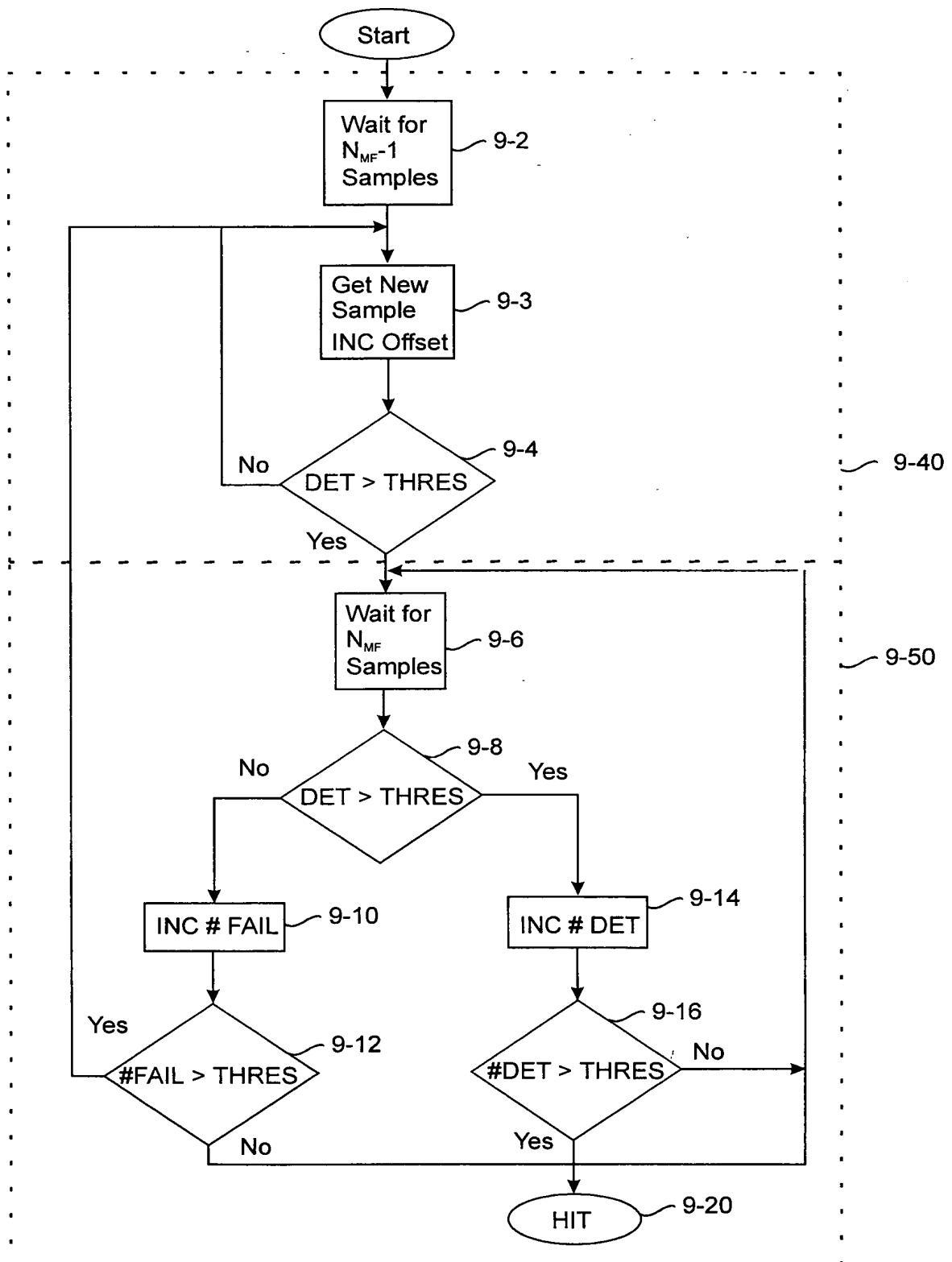


FIG. 10

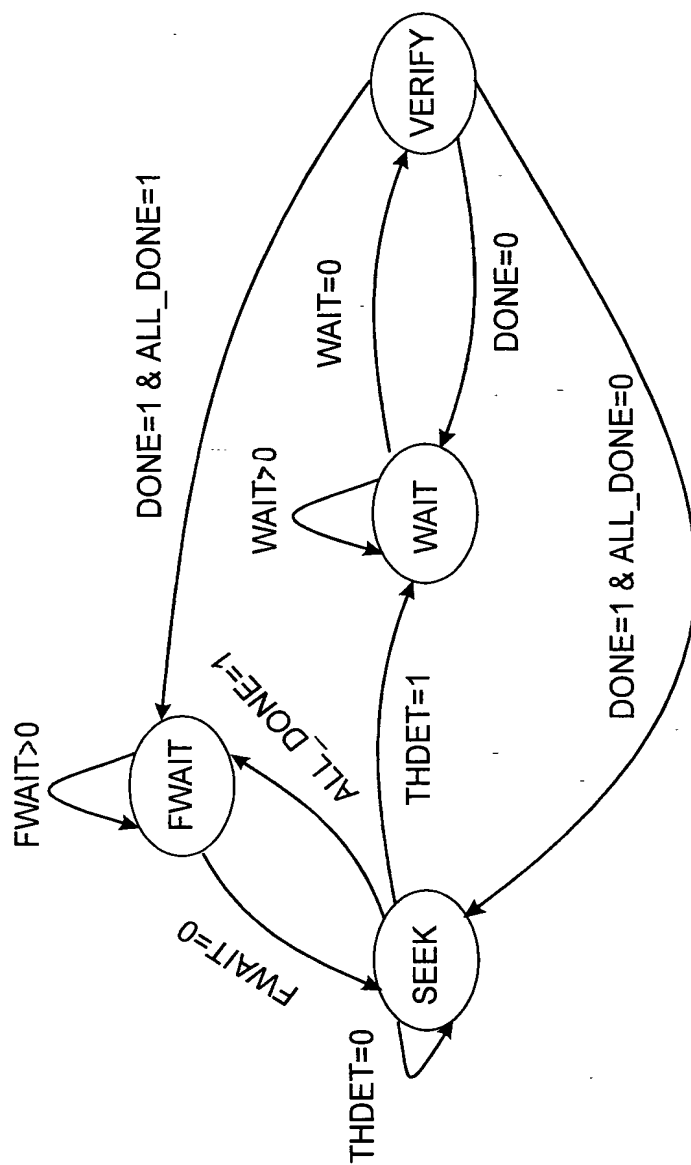


FIG. 11

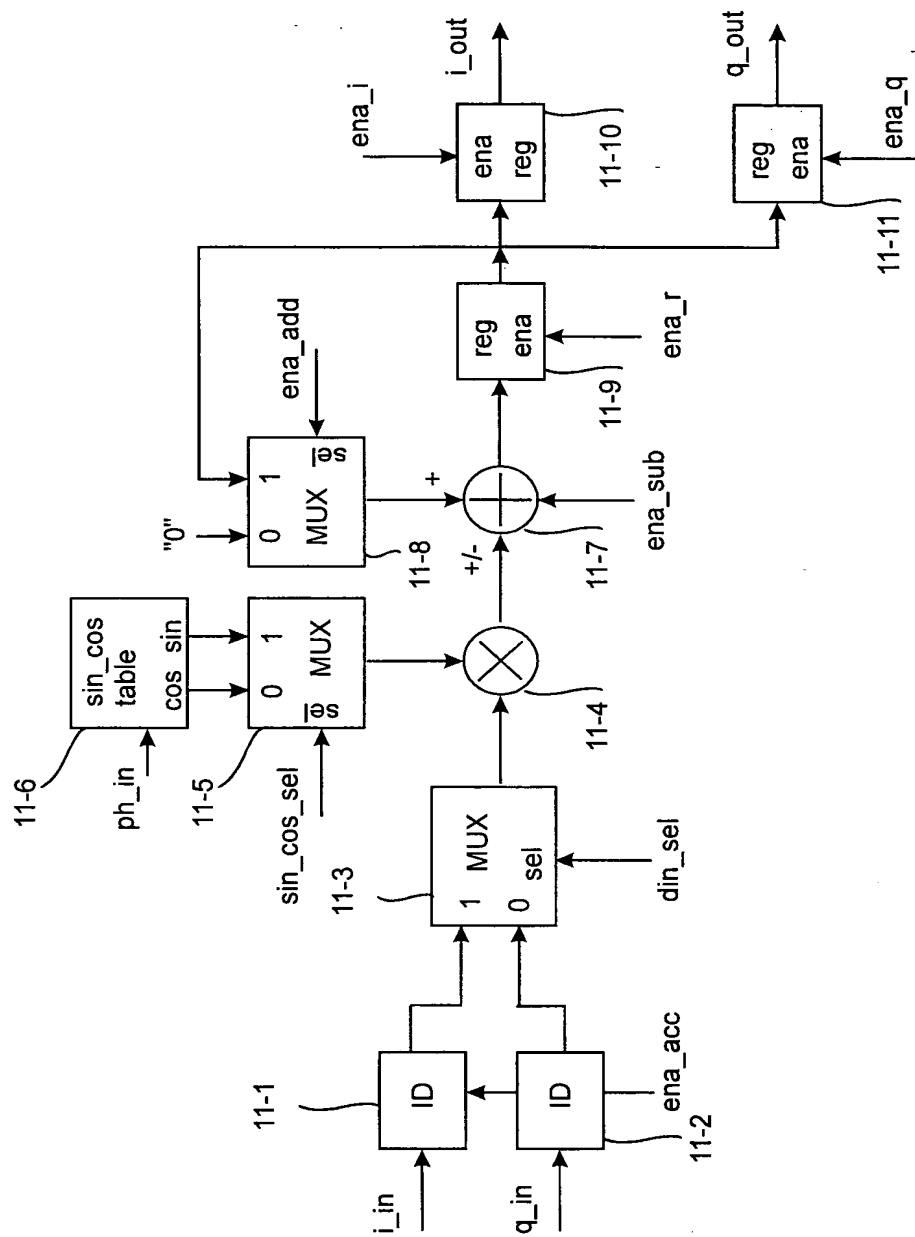


FIG. 12

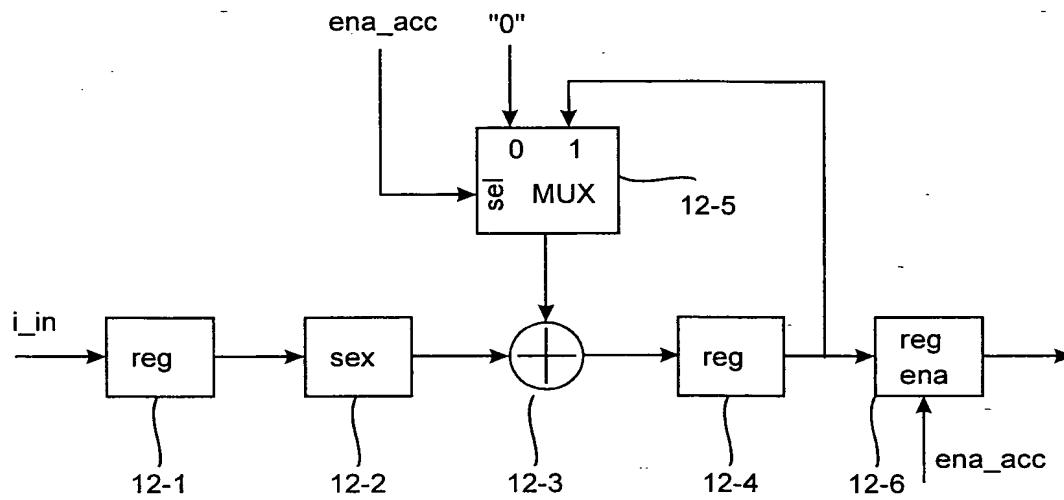


FIG. 13

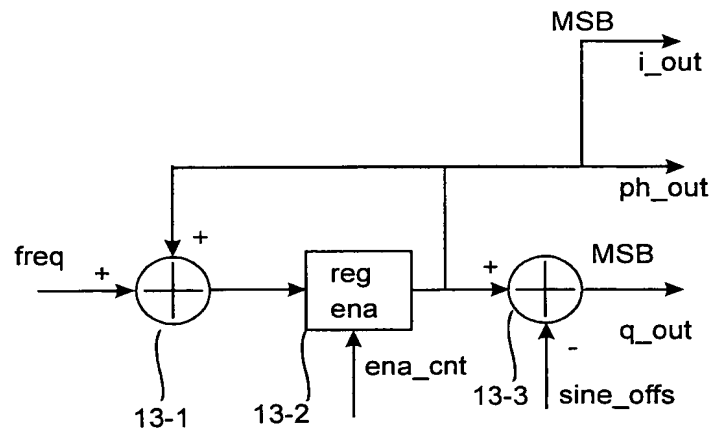


FIG. 14

